

Univerzální kontaktní adaptér pro detektor padělků součástek

Bc. Jan Zaoral

Diplomová práce
2015



Univerzita Tomáše Bati ve Zlíně
Fakulta aplikované informatiky

Univerzita Tomáše Bati ve Zlíně
Fakulta aplikované informatiky
akademický rok: 2014/2015

ZADÁNÍ DIPLOMOVÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Bc. Jan Zaoral**
Osobní číslo: **A13414**
Studijní program: **N3902 Inženýrská informatika**
Studijní obor: **Bezpečnostní technologie, systémy a management**
Forma studia: **kombinovaná**

Téma práce: **Univerzální kontaktní adaptér pro detektor padělků součástek**
Téma anglicky: **A Universal Contact Adapter for a Counterfeit Components Detector**

Zásady pro vypracování:

1. Seznamte se s podmínkami měření na detektoru Sentry Counterfeit IC Detektor firmy ABI Electronics Ltd. a dostupným sortimentem příslušných kontaktních adaptérů.
2. Prostudujte varianty pouzder standardních elektronických součástek s důrazem na rozměrové, tvarové a kontaktní parametry jejich vývodů.
3. Navrhněte koncepci flexibilního kontaktního adaptéru kompatibilního s detektorem Sentry pro analýzu širšího sortimentu součástkových pouzder. Pro řešení předpokládejte využití standardních testovacích patič.
4. Realizujte funkční vzorek varianty navržené koncepce adaptéru a provedte na něm experimentální analýzu příslušných vzorků součástek.
5. Diskutujte výsledky praktického ověření návrhu adaptéru a formulujte doporučení pro případnou modifikaci a realizaci dalších variant adaptéru.
6. Jako součást řešení zpracujte v nezbytném rozsahu a formě technickou dokumentaci, umožňující opakované zhotovení vzorku nebo navázání dalších vývojových prací.

Rozsah diplomové práce:

Rozsah příloh:

Forma zpracování diplomové práce: **tištěná/elektronická**

Seznam odborné literatury:

1. CRAWFORD, M. et al., Defense Industrial Base Assessment. In: Counterfeit Electronics, Report of U.S. Department of Commerce, Bureau of Industry and Security, Office of Technology Evaluation, January 2010.
2. ABI Electronics Ltd., Company Literature to Sentry Counterfeit Detector. 2009–2011.
3. HLAVICKA, J.: Diagnostika a spolehlivost, Vydavatelství ČVUT Praha, 1998.
4. MICZO, A.: Digital Logic Testing and Simulation. John Wiley & Sons, 2003.
5. JHA, N. K., Gupta, S.: Testing of Digital Systems. Cambridge Digital Systems. Cambridge University Press, 2003.
6. BUSHNELL, M.L., Agrawal, V.D.: Essentials of Electronic Testing for Digital Memory and Mixed- Signal VLSI Circuits. Springer, 2004.
7. MARTIN, P.L.: Electronic Failure Analysis Handbook. McGraw-Hill, 1999.
8. HARPER, C.A.: Electronic Materials And Processes Handbook. McGraw-Hill, 2004.

Vedoucí diplomové práce:

Ing. Petr Neumann, Ph.D.
Ústav elektroniky a měření

Datum zadání diplomové práce:

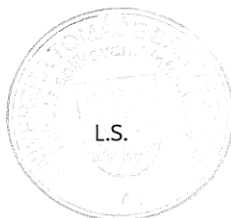
12. ledna 2015

Termín odevzdání diplomové práce:

15. května 2015

Ve Zlíně dne 6. února 2015


doc. Mgr. Milan Adámek, Ph.D.
děkan




doc. RNDr. Vojtěch Křesálek, CSc.
ředitel ústavu

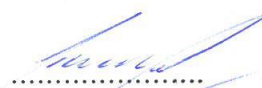
Prohlašuji, že

- beru na vědomí, že odevzdáním diplomové/bakalářské práce souhlasím se zveřejněním své práce podle zákona č. 111/1998 Sb. o vysokých školách a o změně a doplnění dalších zákonů (zákon o vysokých školách), ve znění pozdějších právních předpisů, bez ohledu na výsledek obhajoby;
- beru na vědomí, že diplomová/bakalářská práce bude uložena v elektronické podobě v univerzitním informačním systému dostupná k prezenčnímu nahlédnutí, že jeden výtisk diplomové/bakalářské práce bude uložen v příruční knihovně Fakulty aplikované informatiky Univerzity Tomáše Bati ve Zlíně a jeden výtisk bude uložen u vedoucího práce;
- byl/a jsem seznámen/a s tím, že na moji diplomovou/bakalářskou práci se plně vztahuje zákon č. 121/2000 Sb. o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon) ve znění pozdějších právních předpisů, zejm. § 35 odst. 3;
- beru na vědomí, že podle § 60 odst. 1 autorského zákona má UTB ve Zlíně právo na uzavření licenční smlouvy o užití školního díla v rozsahu § 12 odst. 4 autorského zákona;
- beru na vědomí, že podle § 60 odst. 2 a 3 autorského zákona mohu užít své dílo – diplomovou/bakalářskou práci nebo poskytnout licenci k jejímu využití jen připouští-li tak licenční smlouva uzavřená mezi mnou a Univerzitou Tomáše Bati ve Zlíně s tím, že vyrovnání případného přiměřeného příspěvku na úhradu nákladů, které byly Univerzitou Tomáše Bati ve Zlíně na vytvoření díla vynaloženy (až do jejich skutečné výše) bude rovněž předmětem této licenční smlouvy;
- beru na vědomí, že pokud bylo k vypracování diplomové/bakalářské práce využito softwaru poskytnutého Univerzitou Tomáše Bati ve Zlíně nebo jinými subjekty pouze ke studijním a výzkumným účelům (tedy pouze k nekomerčnímu využití), nelze výsledky diplomové/bakalářské práce využít ke komerčním účelům;
- beru na vědomí, že pokud je výstupem diplomové/bakalářské práce jakýkoliv softwarový produkt, považují se za součást práce rovněž i zdrojové kódy, popř. soubory, ze kterých se projekt skládá. Neodevzdání této součásti může být důvodem k neobhájení práce.

Prohlašuji,

- že jsem na diplomové/bakalářské práci pracoval samostatně a použitou literaturu jsem citoval. V případě publikace výsledků budu uveden jako spoluautor.
- že odevzdaná verze diplomové práce a verze elektronická nahraná do IS/STAG jsou totožné.

Ve Zlíně 21.05.2015


.....
podpis diplomanta

ABSTRAKT

Cílem této práce je seznámení se s používanými typy pouzder elektronických součástek (integrovaných obvodů) a s dostupnými testovacími (programovacími) adaptéry. Poté navrhnout koncepci univerzálního flexibilního kontaktního adaptéru kompatibilního s detektorem padělků SENTRY a na základě zpracovaného návrhu zrealizovat funkční vzorek a podrobit jej experimentálnímu testování pro ověření jeho funkčnosti a následně formulovat případné doporučení pro jeho modifikaci. Součástí této práce je také charakteristika možností testování součástek na detektoru padělků SENTRY.

Klíčová slova: padělek, detektor padělků, integrovaný obvod, pouzdro součástky, adaptér součástky, DPS

ABSTRACT

This thesis was aimed at electronic component package variability study, preferably at integrated circuit standard package range. That comprehensive information served for a versatile and flexible contact adapter design with the contact interface compatible with the SENTRY Counterfeit IC Detector contact field. That design was to be implemented as a concept example for analytical abilities demonstration. The experience from first testing and all that design process were expected to be embodied in recommendation for other contact adapter variants and /or further development process.

Keywords: counterfeit, counterfeit detector, integrated circuit, package of the device, adapter for the device, PCB

Tímto bych rád poděkoval Ing. Petru Neumannovi Ph.D. za to, že ve mě svými cennými radami a připomínkami zvýšil zájem o problematiku detekce padělků elektronických součástek a také za pozitivní motivaci, které si mi od něj dostávalo, což mi umožnilo dokončit tuto práci.

Dále bych rád poděkoval své rodině a především manželce za jejich podporu a trpělivost během mého studia.

Prohlašuji, že odevzdaná verze diplomové práce a verze elektronická nahraná do IS/STAG jsou totožné.

OBSAH

ÚVOD.....	9
I TEORETICKÁ ČÁST	10
1 PADĚLÁNÍ ELEKTRONICKÝCH SOUČÁSTEK	11
1.1 TYPY PADĚLKŮ.....	12
1.2 ZPŮSOBY ODHALOVÁNÍ PADĚLKŮ	14
1.2.1 Testování stavby součástky.....	14
1.2.1.1 Nedestruktivní metody detekce padělků.....	15
1.2.1.2 Destruktivní metody detekce padělků.....	18
1.2.2 Elektrické testy.....	20
2 VARIANTY POUZDER ELEKTRONICKÝCH SOUČÁSTEK.....	22
2.1 THT (THROUGH-HOLE TECHNOLOGY)	23
2.1.1 Single In-Line Package (SIL, SIP).....	23
2.1.2 Dual In-Line Package (DIL, DIP).....	23
2.1.3 Quad In-Line Package (QIL, QIP)	24
2.1.4 Pin Grid Array (PGA)	24
2.2 SMT (SURFACE MOUNT TECHNOLOGY)	25
2.2.1 Small Outline	26
2.2.2 Quad Flat Package (QFP).....	26
2.2.3 Quad Flat No-Leads (QFN)	27
2.2.4 Plastic Leaded Chip Carrier (PLCC).....	27
2.2.5 Ball Grid Array (BGA)	28
3 SENTRY COUNTERFEIT IC DETECTOR.....	29
3.1 POPIS ZAŘÍZENÍ	29
4 SOFTWARE SENTRY.....	31
4.1 ZÁKLADNÍ FUNKCE.....	31
4.1.1 Položka Hardware	31
4.1.2 Položka Administration.....	32
4.1.3 Položka Learn.....	32
4.1.4 Položka Library	33
4.1.5 Položka Test.....	34
II PRAKTICKÁ ČÁST.....	35
5 KONTAKTNÍ ADAPTÉRY	36
6 NÁVRH UNIVERZÁLNÍHO KONTAKTNÍHO ADAPTÉRU	39
6.1 NÁVRH DESKY PLOŠNÝCH SPOJŮ	39
6.1.1 Zásady navrhování	40
6.1.2 SW pro návrh DPS	43
6.2 EAGLE.....	44
6.2.1 Libraries	44
6.2.2 Projects	44
6.2.3 Editor schémat.....	45
6.2.4 Editor plošného spoje.....	46
6.2.5 Export dat	47

6.3	VÝROBA DPS UNI ADAPTÉRU.....	47
7	VÝROBA UNI ADAPTÉRU	49
7.1	KOMPONENTY/SOUČÁSTKY	49
7.2	SESTAVENÍ UNI ADAPTÉRU	49
8	TESTOVÁNÍ UNI ADAPTÉRU	52
8.1	FYZICKÉ ZAPOJENÍ UNI ADAPTÉRU	53
8.2	TESTOVÁNÍ NA DETEKTORU SENTRY	54
8.2.1	Spuštění programu a přihlášení uživatele	54
8.2.2	Vytvoření, definování nové součástky	54
8.2.3	Vytvoření referenčního PinPrintu	54
8.2.4	Testování	54
9	VYHODNOCENÍ VÝSLEDKŮ TESTOVÁNÍ	56
9.1	DOPORUČENÍ NÁSLEDNÉ MODIFIKACE UNI ADAPTÉRU.....	56
	ZÁVĚR	57
	SEZNAM POUŽITÉ LITERATURY	59
	SEZNAM POUŽITÝCH SYMBOLŮ A ZKRATEK.....	62
	SEZNAM OBRÁZKŮ	64
	SEZNAM PŘÍLOH.....	66

ÚVOD

Dnes, ve 21. století si již moderní člověk, který využívá všech možností a vymožeností technického pokroku, který se udál zejména za posledních 60-70let, těžko dokáže představit svůj běžný život bez využití elektronických přístrojů. Elektronika je tedy prakticky jeho neoddělitelnou součástí. Tato elektronika je stále více a více sofistikovanější a miniaturizovanější, za což vděčíme zejména objevu polovodičových součástek a jejich dalšímu zdokonalování, až do podob dnešních integrovaných obvodů. Čím více jsou ale tyto součástky rozšířenější do masové produkce, tím více se objevují případy padělání těchto součástek, což se stává stále větším problémem, proti kterému je třeba bojovat. Dokonce i firmy, které ještě nedávno úzkostlivě tajily, že se staly cílem padělatelů (třeba proto, že se styděly za své slabé zabezpečení proti padělání) se nyní aktivně podílí na boji proti nim.

Vedle možnosti působení preventivně proti padělání, tj. předcházet tomu aby k padělání docházelo, se ještě uplatňuje druhý způsob a to je detekce padělků. Jako výborný nástroj pro tuto detekci se osvědčil Detektor padělků elektronických součástek SENTRY od firmy ABI Electronics, jenž umožňuje testovat široké spektrum elektronických součástek s využitím příslušných adaptérů.

V následujících částech této práce budou shrnuty typy padělků elektronických součástek a metody jejich odhalování se zaměřením na využití detektoru padělků SENTRY. Dále budou představeny různé používané varianty pouzder elektronických součástek (integrovaných obvodů) a k nim příslušné testovací adaptéry. A protože ne všechny jsou kompatibilní s výše uvedeným detektorem, tak je mým cílem navrhnout a sestavit takový univerzální a flexibilní kontaktní adaptér, který bude schopen kompatibility s co nejširším spektrem patric či adaptérů jednotlivých typů pouzder elektronických součástek. Tento návrh, včetně použitých prostředků a zásad bude cílem praktické části této práce.

V závěru práce podrobím sestavený vzorek koncepce navrženého adaptéru experimentálnímu testu, který prokáže jeho funkčnost a z praktického hlediska napomůže k odhalení jeho slabin a možností na další vylepšení.

I. TEORETICKÁ ČÁST

1 PADĚLÁNÍ ELEKTRONICKÝCH SOUČÁSTEK

Padělky elektronických součástek nikdy nebyly v takové vlně zájmu jako dnes. Je to dáno zejména tím, že se elektronika rozšiřuje do stále více oblastí a i tam, kde jsme na ni byli zvyklí v posledních 20-30 letech, se jejich použití nadále sofistikuje a rozšiřuje. Bohužel se ale také sofistikují a rozšiřují způsoby padělání elektronických součástek a především jejich zavádění do oběhu.

Co všechno si lze představit pod pojmem padělek vystihl celkem přesně v jednom ze svých článků Robert K. Lowry, když tvrdí, že padělané komponenty můžeme definovat jako komponenty vyrobené nebo distribuované v rozporu s mezinárodními vlastnickými právy, autorskými právy či v rozporu s právy obchodní značky nebo jinak nerespektovaným duševním či jiným vlastnictvím. Dále pojmem padělek můžeme označit komponenty, jejichž materiál, výkonnost nebo provozní charakteristiky výrobce, nebo prodejce vědomě zkresluje. [1]

Důvodů pro padělání bychom dokázali najít velké množství a jistě ještě více by jich dokázali přidat samotní padělatelé. Jako jedny z nejzásadnějších bych zde rád uvedl alespoň některé, přičemž pořadí nutně neodpovídá četnosti jejich výskytu:

- **Finanční prospěch padělatelů** (jedná se zejména o výrobu součástek nižší kvality, které jsou při prodeji zaměňovány za originály s podstatně lepšími provozními charakteristikami, či repase již jednou použitých původních součástek, které se poté distribuují a prodávají pod značnou s vysokými zisky)
- **Finanční prospěch zákazníků/výrobců** (zde se jedná převážně o společnosti, které padělané součástky nakupují vědomě a záměrně z důvodu nižších vstupních materiálových nákladů)
- **Dostupnost jednotlivých součástek** (v případě, že některý z autorizovaných výrobců přeruší či ukončí výrobu, nebo v případě nízké kapacity výroby a nedostatku vybraných součástek na trhu se může jejich nahrazení padělky jevit jako jedno z rychlých a efektivních řešení – s vědomím i bez vědomí jednotlivých uživatelů)
- **Zdroj obživy v chudých regionech** (v tomto případě se jedná převážně o znovuvvedení do oběhu již nejméně jednou použitých součástek demontováním z již nepoužívaných či vyřazených výrobků, což se děje zejména v asijském regionu a v rozvojových zemích)

Ať už je důvod pro uvádění padělků na trh jakýkoli, výsledek, respektive nebezpečí z toho plynoucí je vždy stejné. A to riziko nefunkčnosti nebo poruch výrobku, jehož je daný padělek součástí. O to větším rizikem se padělaná součástka stává v případě, že je zabudovaná v přístrojích používaných v kritických oblastech, jako je lékařská technika, letectví, vojenská technika, oblast bezpečnostních technologií či automotive. Že se jedná o kritické a život ohrožující oblasti se před časem přesvědčili i obyvatelé Spojených Států Amerických, když vyšlo najevo, že jejich vojenská technika, a to i letecká, obsahuje velké množství padělaných elektrických součástek, pravděpodobně pocházejících z Číny. [2] Podobná zkušenost se ale nevyhnula ani Rusku, když jako jeden z možných důvodů havárie jejich kosmické sondy Fobos-Grunt bylo uvedeno použití neautorizovaných součástek. [3]

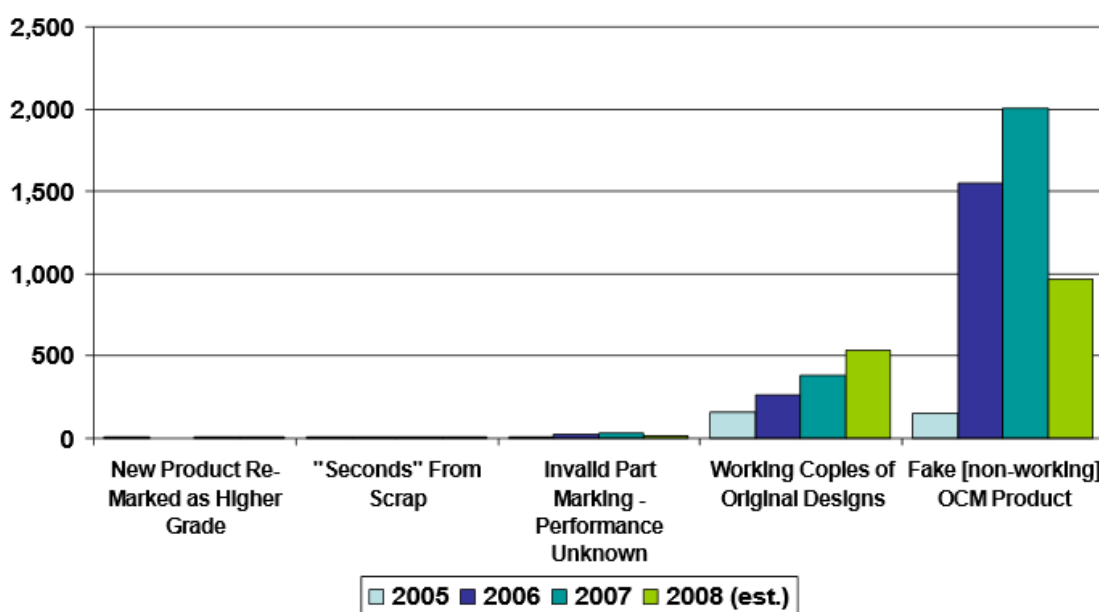
1.1 Typy padělků

Padělané součástky lze rozdělit do několika kategorií, které mohou být velmi často úzce provázané s důvody či motivací pro padělání, které jsou zmíněny v předchozí části. Jedná se o:

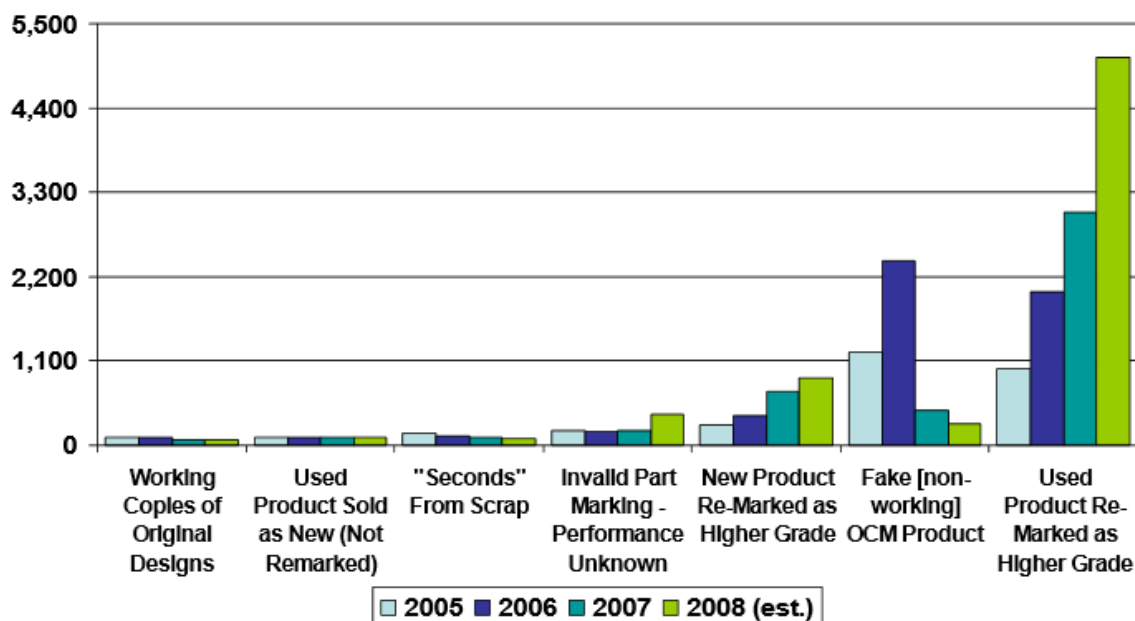
- **Neautorizované kopie originálních součástek**, přičemž dále rozlišujeme:
 - Nefunkční kopie (Většinou se jedná o prázdné pouzdra součástek opatřené vývody a originálním značením, ale bez jakékoli funkčnosti, k jejich odhalení postačí provést základní testy funkčnosti.)
 - Funkční kopie (Součástky v této kategorii lze považovat za daleko nebezpečnější, protože mohou být standardními testy jen velmi těžce odhaleny a k jejich selhání dochází většinou až při dosažení určitých mezních provozních hodnot.)
- **Přeznačené defektní součástky** (Nezřídka dochází u autorizovaných výrobců k určitým situacím, díky nimž dojde k vyrobení NG (No Good) součástek, tedy součástek neshodných s parametry výrobní dokumentace. Pokud tyto součástky nejsou řádně znehodnoceny a dostanou se do rukou padělatelům, dochází k jejich přeznačení a poté jsou distribuovány jako skutečné originály. Takovéto součástky se mohou vyznačovat stejnými rozměry, značením i použitým materiálem a dokonce mohou vykazovat stejné základní provozní charakteristiky.)

- **Součástky recyklované z elektronického odpadu** (V dnešní době se nachází elektronika téměř v každé oblasti lidského života a proto je třeba myslet i na stránku likvidace již nepotřebné či vysloužilé elektroniky. Pokud tato není řádně ekologicky zlikvidována, v mnoha případech končí zejména v asijských a rozvojových zemích, kde dochází k vyjmutí jednotlivých el. součástek, které jsou poté opět uváděny do oběhu. Takovéto součástky jsou potom mnohem levnější a stávají se cílem různých překupníků a distributorů, díky nimž se poté tyto součástky opět objevují na západních trzích, vydávány za nové originály.)
- **Součástky s odlišnými parametry** (Do této kategorie spadají součástky, které byly vyrobeny standardní cestou, tj. jako součástky originální, ale poté došlo k jejich označení či přeznačení a vydávání za součástky s vyššími, lepšími parametry. Může se jednat například o problém procesorů, kdy dojde k jejich přetaktování na vyšší frekvenci nebo u standardních pasivních součástek a polovodičů udáváním jejich mezních provozních hodnot jako hodnoty pracovní.)

Problematikou výskytu padělků elektronických součástek se velmi intenzivně začalo zabývat Ministerstvo Obchodu Spojených Států Amerických, které mimo jiné také zpracovalo analýzu ukazující například rozšířenost způsobů padělání elektronických součástek mezi lety 2005 až 2008, viz obrázek 1 a obrázek 2.



Obrázek 1 Typy padělků diskretních součástek [4]



Obrázek 2 Typy padělků integrovaných obvodů [4]

1.2 Způsoby odhalování padělků

V této kapitole bych rád představil možné způsoby odhalování padělků elektronických součástek, které jsou v dnešní době využívány. V zásadě lze všechny metody shrnout a rozdělit dle charakteru zkoumání na dvě zásadní linie. První z nich se zabývá zkoumáním a testováním stavby součástky, tedy její architekturou a materiálovým složením. Druhá linie se zaměřuje na elektrické testování součástek. [5]

1.2.1 Testování stavby součástky

Většinou první a nejjednodušší možnost pro odhalení padělků elektronických součástek nám poskytuje obyčejná fyzická kontrola. Ta přináší různé možnosti od prosté vizuální kontroly pouzdra součástky pouhým okem a kontroly jeho provedení a rozměrů až po sofistikovanější a náročnější metody vyžadující nejen nákladné vybavení, ale také velmi často zkušenou obsluhu těchto testovacích zařízení, aby bylo zajištěno kvalitní a především správné interpretování výsledků jednotlivých měření.

Dále zde pro úplnost zmíním některé z nejčastějších metod používaných v současné době, dle způsobu detekce rozdělené na destruktivní a nedestruktivní.

1.2.1.1 Nedestruktivní metody detekce padělků

První skupinou testů elektronických součástek jsou metody nedestruktivní, neboli metody, které nijak nepoškozuji součástku jako takovou, ani její pouzdro. Po ukončení testování se součástka bude nacházet ve stejném stavu, jako před začátkem testu a bude-li prokázána její autentičnost a funkčnost, může být použita pro svůj účel.

Do této skupiny patří následující metody testování:

- **Vnější vizuální kontrola** (V drtivé většině případů to bývá první metoda, kterou využijeme, jakmile se nám dostane daná součástka do rukou. V podstatě zde můžeme hovořit o relativně jednoduché prohlídce součástky se zaměřením na její fyzikální atributy jako je tvar, barva, rozměry, značení, zda součástka nevykazuje znaky po předchozím použití atd. a jejich porovnání se známými specifikacemi v technické dokumentaci autorizovaného výrobce. Pokud některý z kontrolovatelných a kontrolovaných atributů neodpovídá svými parametry dané specifikaci viz. Obrázek 3, pak je to většinou první signál toho, že se nemusí jednat o autentickou součástku, ale o možný padělek a další kroky by měly směřovat k detailnějšímu prověření dalšími dostupnými metodami. Existují ovšem ale také případy, kdy můžeme v rámci jednoho balení narazit na součástky, které budou z jedné strany totožné, ale z druhé strany budou vykazovat rozdílné značení, jako na Obrázku 4. Nezřídka se totiž u originálních součástek vyskytuje v identickém vtisku rozdílné značení, např. šarží. [6] Samozřejmě nesmíme zapomenout také na kontrolu balení, tj. např. neporušenost, správná balicí specifikace, která by měla odpovídat standardům výrobce nebo vzájemně dohodnutému formátu. Nebo také chybné a chaotické rozmístění či zarovnání a orientace součástek v balení často napovídá, že něco není v pořádku.)

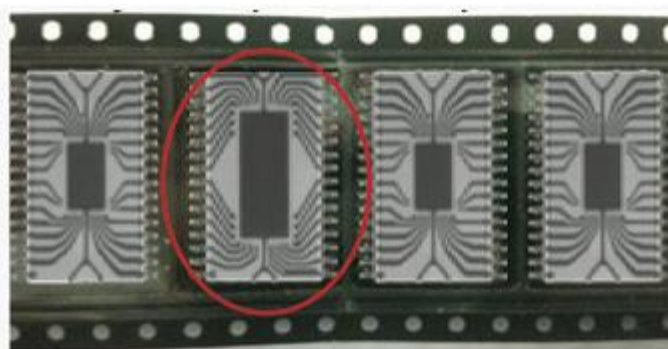


Obrázek 3 Vlevo pravá součástka, vpravo padělek [7]



Obrázek 4 Rozdílné značení ve vtisku originálních součástek [6]

- **Rentgenová kontrola** (Jedná se o metodu, díky níž jsme schopni pomocí rentgenového záření zobrazit vnitřní strukturu součástky, včetně vnitřních spojů, aniž by muselo dojít k porušení jejího pouzdra. Zajímá nás zejména vnitřní struktura integrovaných obvodů, díky čemuž lze velmi rychle odhalit padělký typ prázdného pouzdra, nepřipojené kontakty, či můžeme padělek mnohdy lehce odhalit porovnáním vnitřní struktury, viz Obrázek 5. Výhodou je také možnost odhalení originální součástky s výrobní vadou, která by mohla způsobit její nefunkčnost, např. špatné propojení IC s elektrickými vývody pouzdra. Proces rentgenové kontroly lze provádět i automatizovaně, kdy není nutno jednotlivé součástky v případě vhodného balení ani vybalovat a projdou rentgenovou kontrolou hromadně.) [5]

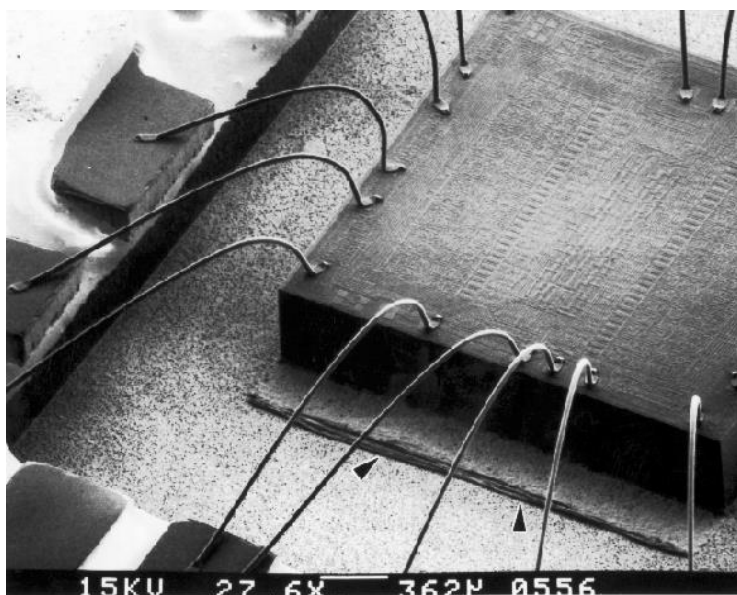


Obrázek 5 Rentgenové zobrazení struktury integrovaného obvodu [8]

- **Kontrola pomocí ultrazvuku** (Jde o jednu z nejefektivnějších nedestruktivních testovacích metod, pomocí které opět dokážeme zobrazit vnitřní strukturu součástky, aniž by muselo dojít k jejímu poškození. V tomto případě se ovšem využívá fyzikálních vlastností zvuku, resp. ultrazvuku, jeho šíření a odrazu v prostředích o různé hustotě. Ultrazvuk umožňuje zobrazení vnitřní struktury součástky v jakékoli

hloubce/hladině a dokážeme s jeho pomocí detekovat i drobné praskliny a defekty ve vnitřní struktuře součástky.) [5]

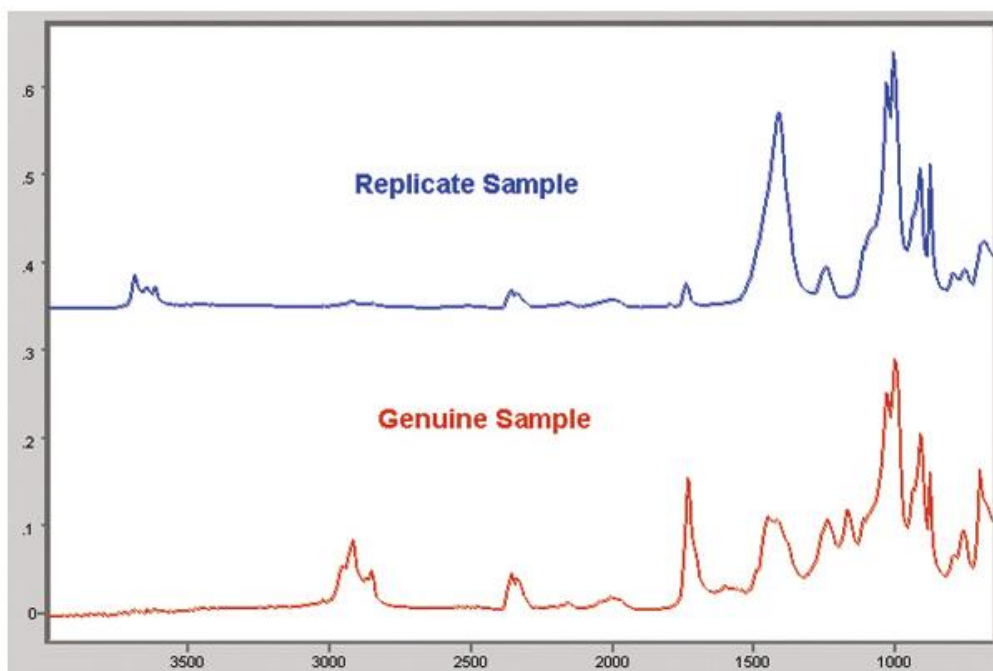
- **Kontrola pomocí elektronového mikroskopu** (Tato metoda poskytuje možnost detekce padělků součástek pomocí optické kontroly ve vysokém stupni rozlišení, čehož se dosahuje vysláním přesně cíleného paprsku elektronů a následným zpracováním jejich odrazů z povrchu zkoumaného materiálu. Tato metoda je vhodná pro detailní prozkoumání povrchu pouzdra součástky i jejích vývodů a značení v takovém detailu, jakého nejsme schopni pouhou vizuální kontrolou dosáhnout. Je využívána také pro detailní analýzu integrovaného obvodu v rámci destruktivních zkoušek, např. pro kontrolu drátového spojení IC a elektrických vývodů pouzdra součástky, jejich poškození případně znečištění, oxidaci atd. Použití elektronového mikroskopu ale samo o sobě žádné destruktivní účinky nemá.) [5]



Obrázek 6 Zobrazení drátového spojení IC a el. vývodů pomocí elektronového mikroskopu (destruktivní testování) [9]

- **Rentgenová fluorescenční spektroskopie - XRF** (Další z nedestruktivních metod testování součástek, jejíž princip je založen na tom, že každý materiál, když jej vystavíme záření o natolik vysokém energetickém stupni, až dokáže vychýlit vnější elektrony atomu z jejich drah a poté při jejich návratu zpět analyzujeme vyzářené spektrum energie, které je pro každý materiál unikátní. Tímto způsobem lze přesně určit složení materiálu a tím určit, zda jde o padělek nebo originál. [5] Této metody se však také využívá v souvislosti s ověřením, zda pravá součástka opravdu obsa-

huje či neobsahuje výrobcem deklarovaný materiál. Zejména v dnešní době je stále rozšířenější a žádanější, aby výrobky splňovaly RoHS (Restriction of the use of Hazardous Substances), tzn. nesmí obsahovat nebezpečné látky jako např. rtuť, kadmium, olovo nebo jen jejich maximální povolené koncentrace. [10]



Obrázek 7 Příklad odhalení padělku pomocí XRF [11]

Další výhodou použití této metody je v případě nutnosti rychlé a operativní kontroly přímo v procesu výroby použití kompaktního ručního testeru, které lze, dle provedení, využít na kovové i nekovové materiály.

- **Fourierova infračervená spektroskopie** (Opět metoda, jež využívá komparace, neboli srovnávání fingerprintu testované součástky s fingerprintem zaručeně pravé součástky pomocí infračervené spektroskopie, kdy část infračerveného záření, jemuž je testovaná součástka vystavena projde skrz ni a část je absorbována.) [5]
- **Energetická rozptylová spektroskopie** (Metoda založená také na porovnávání charakteristik složení jednotlivých materiálů, tentokrát na základě analýzy vyzářené energie z povrchu materiálu, který je vystaven dopadajícím paprskům nabitých částic.) [5]

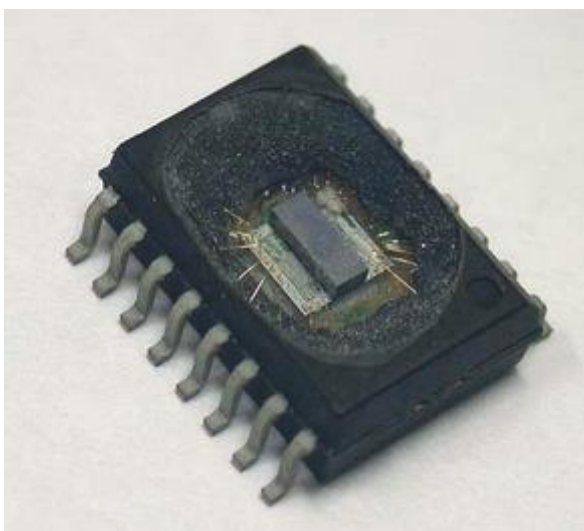
1.2.1.2 Destruktivní metody detekce padělků

Destruktivní metody detekce padělků, jak už napovídá samotný název, využívají k provedení analýzy součástek a jejich komponentů způsoby, jež vedou k částečné nebo

úplné destrukci součástky nebo jejích pouzdra, což následně vede k tomu, že je tato již pro svou funkci nepoužitelná. Proto se tyto metody hodí spíše pro testování malého množství vzorků, například několika referenčních vzorků z jednotlivých výrobních šarží, případně namátková kontrola několika kusů z dodávky atd. a nikoli na preventivní kontroly velkého množství.

Kategorii destruktivních metod testování padělků lze rozdělit do následujících dvou základních skupin dle způsobu destrukce:

- **Odstranění pouzdra součástky** (Odstranění pouzdra součástky je jednou z nejčastějších metod destruktivních testů. Dochází zde k úplnému nebo částečnému odstranění pouzdra součástky tak, aby bylo možné provést optickou, případně elektrickou kontrolu integrovaného obvodu a jeho propojení s elektrickými vývody pouzdra. V případě, že nemáme k dispozici žádnou z nedestruktivních metod zobrazení vnitřní struktury součástky, tak je metoda odstranění pouzdra součástky jedinou alternativou jak opticky zkontrolovat její vnitřní strukturu. Protože vnitřní integrovaný obvod je nejsložitější i nejzranitelnější částí součástky vůbec, tak je třeba volit vhodnou metodu pro odstranění pouzdra tak, aby nedošlo k poškození ani IC ani propojovacích drátků. Tyto metody můžeme dle použité technologie dále rozdělit na mechanické, chemické, plasmové a laserové.



Obrázek 8 SOIC po odstranění pouzdra [12]

- **Teplotní testy** (Testy součástek pomocí teplotních cyklů jsou často používány pro odhalení tzv. recyklovaných součástek. Zde hrozí vysoké nebezpečí nefunkčnosti či selhání funkce součástky z důvodu jejich nepřiměřeného vystavení vysokých teplot

při jejich, často amatérské, demontáži z vysloužilé elektroniky. Při těchto testech je součástka vystavena opakovaným cyklům vysoké a nízké teploty aplikované na součástku pomocí horkého nebo studeného vzduchu. Nekvalitní či padělaná součástka pocházející z recyklovaného el. odpadu se nejčastěji projeví poškozeným pouzdrem, poškozeným drátkovým spojením IC s elektrickými vývody pouzdra či přímo poškozením IC. [5]

1.2.2 Elektrické testy

Alexander Miczo ve své knize *Digital Logic Testing and Simulation* tvrdí, že hlavní smysl testování je v potvrzení nebo vyvrácení hypotézy nebo dát rozlišení mezi dvěma a více hypotézami. [13] Smyslem testování pro potřeby odhalování padělků elektronických součástek je ale zejména porovnání testované součástky se známými charakteristikami referenčního vzorku, tzv. zaručeně pravé součástky, porovnání s technickými specifikacemi autorizovaného výrobce, případně otestování výkonnosti elektronické součástky v simulaci jejího provozu. Ať už jsou předchozí testy elektronických součástek jakkoli efektivní či rychlé, tak bohužel nedokážou prověřit funkcionalitu testovaných součástek. To ovšem dokážeme využitím elektrických testů.

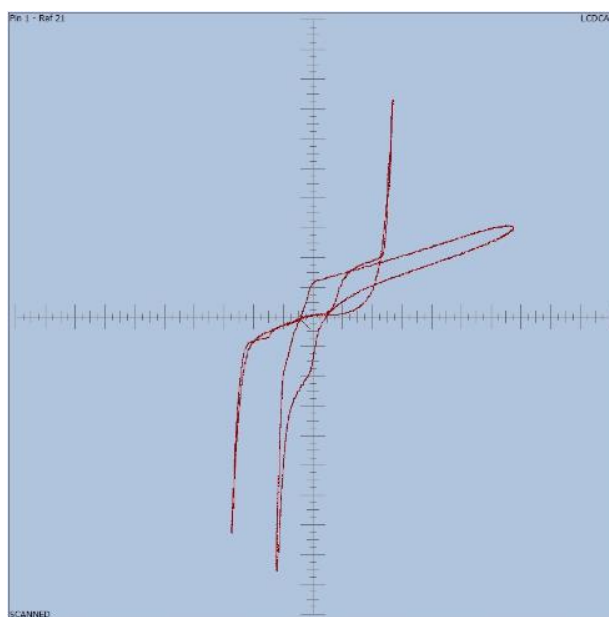
Také elektrické testy jsou charakterizovány samostatnými odvětvími, z nichž tři standardně nejdoporučovanější lze popsat následovně [5]:

- **Kontrola klíčových elektrických parametrů** (Tato metoda je spolu s dalšími funkčními testy nejprůkaznější metodou testování a ověřování funkcionality součástky a lze jí odhalit případné nefunkční padělky nebo padělky typu vydávání součástky nižšího výkonu za typ vyššího výkonu atd. Pro otestování kompletní funkčnosti integrovaného obvodu jsou ale zapotřebí série složitých algoritmů, které testování výrazně prodražují. V případě, že byla součástka již použita, tj. jde o recyklovanou součástku, můžou být její AC a DC parametry oproti výrobcem deklarovaným parametrům pozměněny. Proto se provádí tzv. AC a DC testy, kdy se po přivedení stejnosměrného nebo střídavého napětí pomocí Ohmova měří různé elektrické parametry) [14]
- **Burn-in** (Burn-in testy se vyznačují testováním elektrických součástek ve zvýšené zátěži, zejména pod vyšším napětím a za vyšších teplot, které urychlují spoustu fyzikálněchemických procesů, čímž urychlují proces stárnutí. [15] Tím se dokáží odhalit menší závady a nedostatky, které jsou za běžného provozu neprůkazné a obje-

vily by se pravděpodobně až po dlouhodobém používání v běžném provozu nebo při hraničních špičkách. Protože v průběhu tohoto typu testování dochází k deformaci součástky, používají se zde speciální zahořovací patice, tzv. Burn-in Sockets.) [16]

- **Analýza voltampérových charakteristik** (Poslední zde uvedenou metodou testování elektronických součástek je analýza voltampérových charakteristik a je to také metoda, kterou využívá ke své činnosti detektor padělků IC SENTRY. Je velmi výhodná hned z několika důvodů. Je to metoda relativně rychlá, nedestruktivní a jednoduchá v tom smyslu, že ji lze provádět i bez hlubších znalostí vnitřní struktury a funkce testované součástky, což se hodí zejména při potřebě testovat mikroprocesory. U těch většinou generování testů představuje nejobtížnější a nejzdlouhavější fázi diagnostiky, přičemž situace je navíc komplikovaná tím, že test je potřeba zapsat v jazyce testovaného mikroprocesoru, který má většinou každý typ jiný. [17]

Metoda je založena na využití Ohmova zákona $U=Z \cdot I$, přičemž zde uvedenou impedancí (Z) se myslí impedance mezi testovanými piny součástky. Přivedením napětí na testované piny pak dokážeme pomocí speciálního zařízení zaznamenat voltampérovou charakteristiku, tzv. Pinprint a tu poté porovnat se známým vzorkem nebo uloženým etalonem. Testování může probíhat ve dvou variantách: **a)** součástka je nenapájená; **b)** součástka je napájená. [5])



Obrázek 9 Příklad výstupu měření V-A charakteristiky

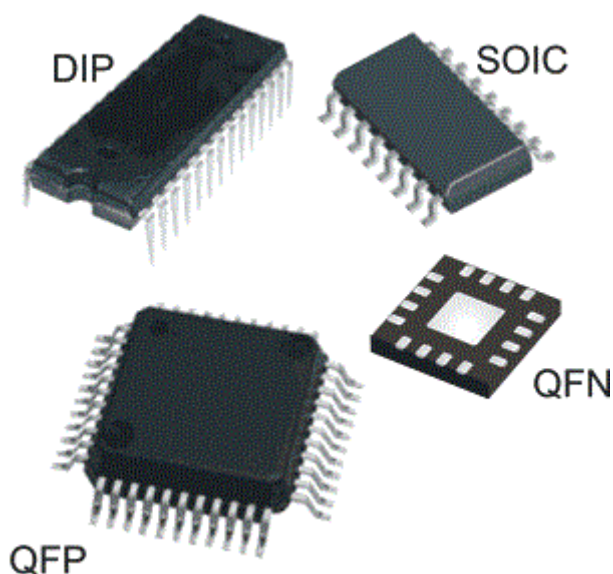
2 VARIANTY POUZDER ELEKTRONICKÝCH SOUČÁSTEK

Tak jako má každá elektronická součástka svoji přesně stanovenou funkci a tato funkce se od ostatních součástek více či méně liší, tak i jejich pouzdra jsou v dnešní době v různých variantách provedení. Liší se jednak svou velikostí a tvarem, ale také počtem elektrických vývodů. A právě elektrické vývody pouzdra součástky spolu s jejím tvarem jsou jedním z nejdůležitějších charakteristických prvků u polovodičových součástek, přesněji u integrovaných obvodů.

Uvedení všech, v dnešní době, dostupných variant pouzder integrovaných obvodů a jejich popis a charakteristiky by vydalo na samostatnou publikaci, což není mým cílem. Z pohledu zaměření této práce nás zde nebude zajímat materiál pouzdra, případně jeho fyzikální vlastnosti a výkony jednotlivých variant pouzder, ale především charakteristika pouzder integrovaných obvodů z následujících hledisek, které mají vliv na možnosti jejich testování v detektoru padělků IC SENTRY:

- Velikost a tvar pouzdra součástky
- Počet elektrických vývodů
- Tvar elektrických vývodů

Jednotlivé varianty pouzder součástek můžeme také dle jejich způsobu uchycení/použití na desce plošných spojů dále rozdělit ještě na kategorie THT (Trough-hole Technology) a SMT (Surface-mount Technology).



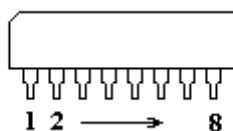
Obrázek 10 Pouzdra IO

2.1 THT (Through-hole Technology)

Integrované obvody spadající do této kategorie jsou součástky „klasického“ provedení, kdy elektrické vývody pouzdra, tj. piny jsou vyrobeny tak, že jejich montáž na desku plošných spojů vyžaduje prostrčení předem vyvrtaným otvorem v této desce, přičemž součástka je poté na desku plošných spojů připevněna připájením na druhé straně desky. Použití těchto typů pouzder vyžaduje umístění elektrických spojů na opačné straně DPS než bude umístěna součástka, případně použití prokovených otvorů.

2.1.1 Single In-Line Package (SIL, SIP)

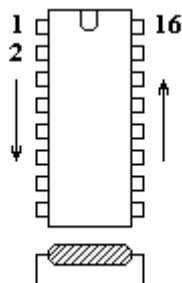
Single In-Line Package je pouzdro, které se využívá pro jednodušší integrované obvody, které nevyžadují velké množství elektrických vývodů. Proto je možné všechny vývody, piny, uspořádat v jedné linii.



Obrázek 11 Single In-Line Package [18]

2.1.2 Dual In-Line Package (DIL, DIP)

Dual In-Line Package jsou pouzdra, které se také stále ještě využívají pro integrované obvody s nižším stupněm integrace, tj. relativně jednoduché s nízkým počtem potřebných pinů. Těch je ale potřeba v porovnání s předchozím typem o něco více a proto je výhodnější je umístit ve dvou řadách, aby bylo možno zachovat minimální rozměry pouzdra.



Obrázek 12 Dual In-Line Package [18]

Rozměry jsou normované dle organizace JEDEC SSTA, která vytváří standardy pro nově vytvářené polovodičové součástky zhruba od roku 1958. [19]

Podélná rozteč mezi jednotlivými piny je standardně 0,1“ (2,54mm), příčná rozteč dle velikosti pouzdra může být ve variantách 0,3“ (7,62mm), 0,6“ (15,24mm), 0,9“ (22,86mm). Celkové rozměry pouzdra se samozřejmě liší od varianty dle množství pinů. Značení součástky se provádí jako DILn, kde n je celkový počet pinů.

Existují také další varianty jako např. Shrink Plastic Dual In-Line, které se vyznačuje zmenšenou roztečí pinů na 0,07“ (1,778mm).

2.1.3 Quad In-Line Package (QIL, QIP)

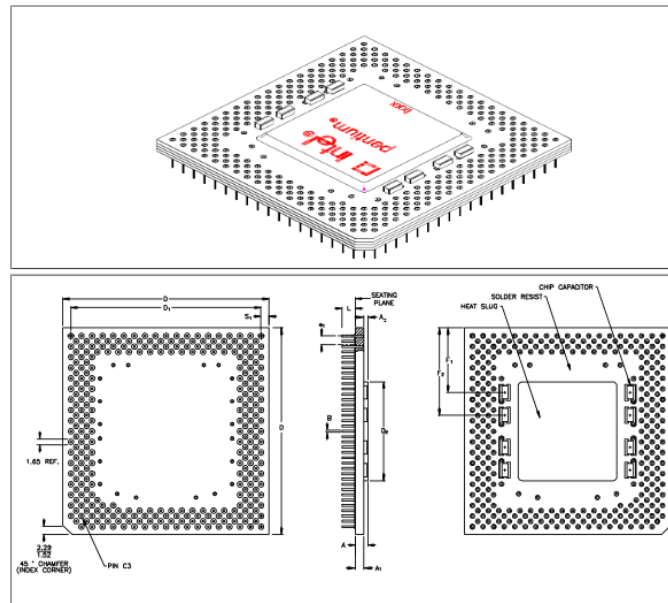
Jedná se o variantu pouzdra DIL, ovšem s tím rozdílem, že na každé straně pouzdra jsou piny umístěny střídavě a vytváří tak dvě řady, místo jedné, celkem tedy 4. Je to řešení, které umožňuje zapouzdrazení složitějšího integrovaného obvodu s vyššími nároky na počet elektrických vývodů do pouzdra s menšími rozměry.



Obrázek 13 Quad I-Line Package [20]

2.1.4 Pin Grid Array (PGA)

Pouzdra PGA (PPGA, CPGA) jsou využívána pro integrované obvody s velmi vysokou mírou integrace, kde je potřeba velkého množství kontaktních pinů. Aby nedocházelo k nežádoucímu růstu rozměrů pouzdra umístěním všech pinů po obvodu, tak jsou zde vývody umístěny na spodní straně součástky v jedné či více řadách.



Obrázek 14 PPGA Intel [21]

2.2 SMT (Surface Mount Technology)

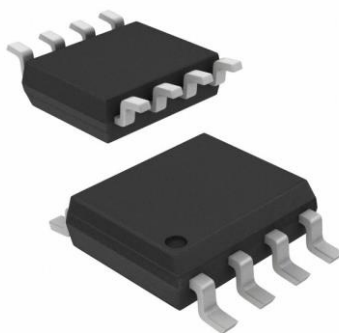
Surface Mount Technology je druhou variantou umístění součástek na desku plošných spojů. Tato technologie se začala objevovat v elektrotechnickém průmyslu zhruba od roku 1960 a jedná se o připojení pinů součástky připájením na povrch vodičů DPS, tudíž nejsou potřeba žádné otvory a lze využít hustší síť vodičů DPS i pinů na součástce. Tato montáž se provádí převážně automatizovaně, protože toleranční prostory jsou zde natolik malé, že by v tomto případě byla lidská pracovní síla velmi neefektivní (nízká rychlost práce, vysoká míra zmetkovitosti...). Také není vhodné tuto metodu použít v případě, že bude součástka vystavována tahu, kde by mohlo hrozit odtržení součástky, případně i s vodičem z DPS. Metoda SMT s sebou ale nese také řadu pozitiv: [22]

- Možnost zvýšení hustoty obvodu
- Zmenšení velikosti součástek i DPS
- Snížení hmotnosti
- Zkrácení el. spojů
- Zlepšení el. výkonnosti
- Automatizace
- Nižší cena sériové výroby atd.

2.2.1 Small Outline

Zřejmě nejrozšířenější variantou pouzder integrovaných obvodů využívajících technologii SMT je skupina Small Outline Packages. Jejich konstrukce vychází z koncepce DIL, ale jsou o cca 30-50% menší a až o 70% tenčí. [23]

Tato skupina pouzder obsahuje mnoho různých variant, které se od sebe liší nejen tvarem a velikostí pouzdra, ale také počtem a tvarem pinů. Uvedu zde nejběžnější typy.



Obrázek 15 SOIC [24]

- a) Small Outline Integrated Circuit (SOIC) – tyto pouzdra stejně jako DIL obsahují ve svém názvu číslo udávající počet pinů, jichž může být 8-48 s roztečí 0,05“, navíc obsahuje název také označení varianty šířky pouzdra „N“ (narrow – 3,8mm) nebo „W“ (wide – 7,6mm); varianta Mini-SOIC má šířku 3mm, rozteč pinů 0,5mm a jejich počet 8 nebo 10
- b) Micro Small Outline Package (MSOP) – s šířkou pouzdra 2,8mm a 3mm a tloušťkou 1,1mm a 0,85mm patří k nejmenším variantám SOP
- c) Thin Small Outline (TSOP) – SOP s tloušťkou 1mm
- d) Shrink Small Outline Package (SSOP) – menší varianta SOP
- e) Thin Shrink Small Outline (TSSOP) – kombinace SSOP a TSOP
- f) Quarter Small Outline (QSOP)

2.2.2 Quad Flat Package (QFP)

Pouzdro typu QFP obsahuje složitější integrované obvody, které vyžadují větší množství vývodů, pinů. Proto je pouzdro většinou čtvercového tvaru (může být i obdélník) s piny

umístěnými po obvodu všech stran. Množství pinů se pohybuje od 32 do 208 s roztečí 0,4mm až 1mm, tloušťka pouzdra od 2mm do 3,8mm. [25]

Pouzdra QFP se vyrábějí v různých variantách dle použitého materiálu PQFP (Plastic QFP) a CQFP (Ceramic QFP) nebo dle rozměrových charakteristik LQFP (Low profile QFP) a TQFP (Thin QFP).

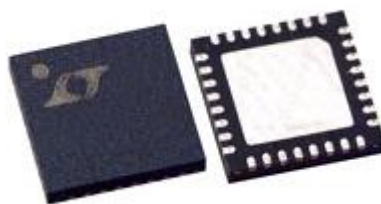


Obrázek 16 Plastic Quad Flat Package [25]

2.2.3 Quad Flat No-Leads (QFN)

Obdobná varianta jako QFN, ovšem s tím rozdílem, že pouzdra QFN nemají kontaktní piny, ale pro spojení s vodiči na DPS případně jinými zařízeními používají pouze kontaktní plošky na spodní straně pouzdra. Protože QFN používá pouze kontaktní plošky a ne piny, tak je zde snížena indukance a tím zvýšen výkon součástky. Typické rozměry jsou 3x3mm až 10x10mm, počet kontaktních plošek 16 až 72 s roztečí 0,5mm. [26]

Opět se zde vyskytují různé modifikace jako PQFN (Power QFN), TQFN (Thin QFN) a XQFN (Extreme Thin QFN).



Obrázek 17 Quad Flat No-Leads [26]

2.2.4 Plastic Leaded Chip Carrier (PLCC)

Další varianta čtyřstranného pouzdra integrovaného obvodu. V tomto případě se jedná o pouzdro s vývody v podobě pinů ve tvaru písmene „J“ zahnuté pod spodní stranu pouzdra, čímž dochází k úspoře místa při aplikaci na DPS. Množství pinů 20 až 84 s roztečí 1,27mm. [27]



Obrázek 18 Pouzdro PLCC jeho patice [27]

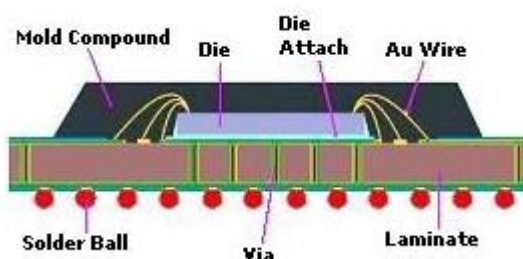
2.2.5 Ball Grid Array (BGA)

BGA pouzdra jsou obdobou PGA pouzder s tím rozdílem, že BGA pro spojení s DPS či jiným zařízením nepoužívají piny ale malé kuličky/kapíčky pájky. Tyto pouzdra jsou využívány pro nejsložitější integrované obvody a jejich největší výhodou je ve vysoké hustotě kontaktů na velmi malém prostoru. [28]

Nevýhodou je naopak to, že nelze vizuálně kontrolovat správnost připojení, jelikož se tyto body nacházejí pod pouzdrem součástky. Případná kontrola se provádí s využitím rentgenových technologií.



Obrázek 19 BGA [28]



Obrázek 20 Řez pouzdrem BGA [28]

3 SENTRY COUNTERFEIT IC DETECTOR

SENTRY Counterfeit IC Detector je výrobkem společnosti ABI Electronics, která za své téměř 30ti leté působení v oblasti testování a měření elektronických součástek získala velké množství zkušeností, které dokázala přenést do kvalit testovacího zařízení SENTRY Counterfeit IC Detector. Jedná se o detektor umožňující testování jednotlivých diskrétních elektronických součástek i integrovaných obvodů (Integrated Circuit – IC) nedestruktivní metodou, což je velmi důležité pokud chceme otestovat větší množství součástek nebo v případě nákladnějších modelů. Nedochozí tak k znehodnocení či zničení testovaných součástek a v případě, že se prokáže, že součástka vyhovuje svými parametry, tak ji lze bez problémů použít, tzn. jejím testováním zde nedochází k žádnému poškození či riziku zhoršení jejich funkčních parametrů.

Zařízení SENTRY Counterfeit IC Detector nevyžaduje od obsluhy žádné vysoké nároky na elektrotechnické vzdělání či zdlouhavé a náročné zaškolování. Princip činnosti zařízení tkví v relativně prostém skenování voltampérových charakteristik jednotlivých pinů (el. vývodů) testované součástky a poté jejich porovnáním s databází originálních vzorků. Pokud zjištěné charakteristiky testovaného vzorku (PinPrinty) odpovídají uloženému etalonu, případně se pohybují ve stanoveném tolerančním pásmu, můžeme vzorek považovat za původní součástku, tedy se nejedná o padělek.

Podrobnější činnost zařízení, resp. funkce, které jsou k dispozici a jejich využití budou rozebrány v kapitole 4 SOFTWARE SENTRY.

3.1 Popis zařízení

Zařízení je konstruováno v kompaktní formě o rozměrech 27cm x 25cm x 9cm a s hmotností cca 3.5kg je bez obtíží přenosné. Pro napájení používá standardní síťové připojení 230V (provozní napětí 85-264VAC), 47-64Hz, maximální testovací napětí 20 V_{pp} a pro komunikaci s PC využívá rozhraní USB. Zařízení je určeno do provozních podmínek o teplotě 10-30°C a vlhkosti 20-80%. [29]

Na horní „pracovní“ straně jsou umístěny 4 patice ZIF (Zero Insertion Force), všechny ve variantě DIP48 (Dual In-line Package), tzn. každá patice má kapacitu 48 pinů. Tyto patice jsou kompatibilní pro standardní podélnou rozteč pinů 0,1“ (0,254cm) a variabilní pro použití součástek s příčnou roztečí pinů 0,300“ (0,762cm), 0,600“ (1,524cm) nebo 0,900“ (2,286cm). Lze do nich umístit všechny standardní dostupné diskrétní součástky, jako

např. kondenzátory, diody, rezistory, ale i starší typy integrovaných obvodů v pouzdrech DIL do maximálního počtu pinů 48. V případě potřeby lze pomocí těchto patič k zařízení připojit různé varianty kontaktních adaptérů pro testování integrovaných obvodů v dalších různých variantách provedení (QFP, QFN, BGA...). Vedle ZIF patič zařízení obsahuje také 64pin konektor pro plochý kabel, čímž dochází k možnosti dalšího připojení adaptérů a celkově tak detektor SENTRY umožňuje testovat součástky až do počtu 256pinů.

Společnost ABI Electronics má množství těchto kontaktních adaptérů v nabídce, případně je možné si nechat vyrobit originální adaptér pro konkrétní součástky.



Obrázek 21 SENTRY Counterfeit IC Detector [29]

4 SOFTWARE SENTRY

SENTRY Couterfeit IC Detector je ovládán pomocí speciálního software z běžného PC propojeného s detektorem kabelem USB. Pro použití ovládacího software je ale třeba zabezpečit, že PC bude disponovat potřebnými minimálními požadavky (což by v dnešní době nemělo představovat problém), které jsou následující: [29]

- Operační systém Microsoft Winows XP, Vista nebo 7 ve verzi 32-bit nebo 64-bit
- Minimální volné místo na disku 200MB
- Minimální velikost RAM 512MB
- USB 2.0 konektor

Instalace do PC probíhá standardně jako u většiny jiných, běžně používaných programů. V tomto případě pomocí instalačního CD. Po instalaci vlastního software připojíme k PC pomocí USB kabelu samotný detektor, pro který bude také třeba nainstalovat tzv. ovladače. Tyto by se měly nainstalovat automaticky po připojení zařízení k PC. Pokud se tak nestane, nainstalujeme manuálně (ovladače zařízení jsou obsaženy na instalačním CD).

4.1 Základní funkce

Cílem této kapitoly není sestavit úplný návod k použití, ale upozornit na základní funkce, které program nabízí, díky čemuž bude možné získat kvalitní přehled o jeho výhodách či nevýhodách.

Po spuštění programu se otevře nové okno, v němž se na levé straně nachází nabídka obsahující pro nás nejdůležitější položky Lear, Test, Library, Hardware a Administration (položku Log Out není nutné popisovat). Každá z nich obsahuje různé ovládací či nastavovací prvky, jejichž alespoň základy jsou nutné pro úspěšné zvládnutí obsluhy programu a práce s detektorem SENTRY.

4.1.1 Položka Hardware

Pod položkou Hardware se ukrývá možnost kontroly správného připojení detektoru s PC. Zde je možné provést kontrolu po novém připojení detektoru k PC. Pokud je vše řádně propojené, tak uvidíme na obrazovce vedle informačních údajů o verzi firmware, počtu kanálů atd. také grafické potvrzení bezproblémového stavu.



Obrázek 22 Položka HARDWARE

4.1.2 Položka Administration

V nabídce Administration se nachází nástroje pro správu uživatelských účtů (vytvoření uživatele, heslo, oprávnění) a nástroje k nastavení požadovaných parametrů testování, jako např. toleranční pole v %, dle kterého poté SW vyhodnocuje, zda testovaná součástka vyhovuje (PASS + zelený symbol), je podezřelá (SUSPECT, žlutý otazník) nebo testem neprojde (FAIL, červený křížek).

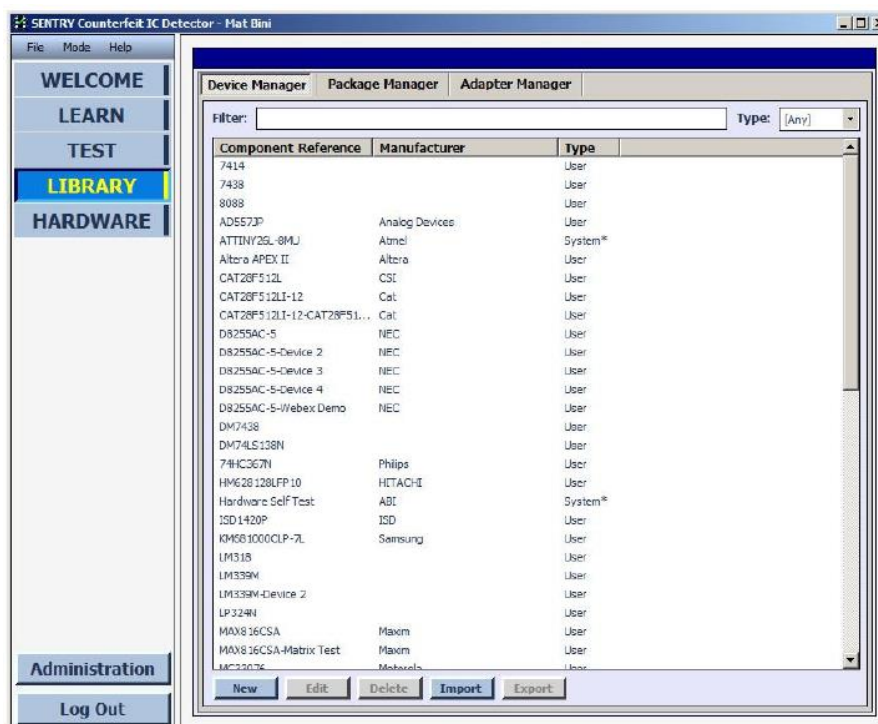
4.1.3 Položka Learn

Položka Learn (naučit) je velmi důležitou částí, protože umožňuje vytvořit a uložit vzorovou V-A charakteristiku dle referenčního, zaručeně pravého vzorku v případě, že tuto ještě nemáme v systému uloženou. Nemusíme tedy být odkázáni jen na výrobcem předpřipravené či distribuované charakteristiky, ale tyto můžou být operativně doplněny dle potřeb uživatele. Lze zde také součástku ještě před startem samotného skenování dodatečně editovat.

4.1.4 Položka Library

Library je knihovna součástek, pouzder a adaptérů uložených v systému. Zde je lze editovat, odebírat a pokud potřebujeme program naučit novou součástku, tak samozřejmě i přidávat.

Vytvoření nové součástky je zde celkem jednoduché a intuitivní. Po kliknutí na položku „New“ zadáme název součástky, případně i výrobce. Poté přiřadíme pouzdro součástky z nabídky. Pokud se požadované pouzdro v nabídce nevyskytuje, lze jej vytvořit v nabídce Package Manager (požadovaný tvar, rozměry, piny atd.). Dále lze přiřadit k součástce testovací adaptér, který pokud ho v nabídce nenajdeme, je možné taktéž vytvořit (Adapter Manager). Následuje fáze nastavení referenčního módu. Na výběr je ze tří možností – Automatic, Manual a Matrix. Přiřazením skenovacího profilu, tj. parametrů, které budou použity pro měření charakteristik (např. testovací napětí, frekvence atd.) máme již téměř hotovo. Tento profil má každá součástka přiřazen svůj vlastní. V případě, že budeme chtít testovat součástku pokaždé s jinými parametry, je vhodné ji uložit vícekrát, vždy s konkrétním skenovacím profilem a toto uvést třeba v poznámce pro lepší a rychlejší rozlišení. Některé z těchto profilů jsou již přednastaveny, ale je zde i možnost vytvoření vlastního skenovacího profilu. Poslední fází vytvoření nové součástky je přiřazení pinů součástky k pinům detektoru SENTRY.




Obrázek 23 Položka Library [29]

4.1.5 Položka Test

Zde se konečně provádí vlastní testování součástky. Jak již bylo zmíněno v předchozí části, testování je založeno na komparačním principu, tzn., že pro provedení testu je třeba mít referenční PinPrint a testovanou součástku připojenou k detektoru. V případě DIL pouzder připojenou přímo v patici ZIF, v případě jiných variant pouzder prostřednictvím příslušného kontaktního adaptéru.

Pokud jsou výše uvedené podmínky splněny, kliknutím na „Test“ zahájíme testování. Samotné testování probíhá nepoměrně rychleji ve srovnání s režimem Learn a výsledky lze zobrazit v pravé části okna, případně formou vystavení reportu dle přednastavené šablony.



ABI Electronics Ltd
Dodworth Business Park
Barnsley
South Yorkshire
S75 3SP
England

Telephone +44 (0) 1226 207 420
Fax +44 (0) 1226 207 620
Website www.abielectronics.co.uk

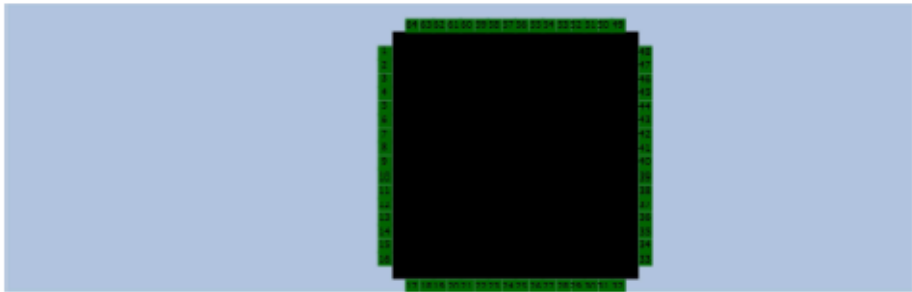
SENTRY - Component Test Report

COMPONENT DETAILS Component Reference : QFN64_Auto Package : QFN64_H Adapter : QFN64_H_FULLL Manufacturer : Atmel Note : Operator : Administrator Date : 14. května 2015 Time : 01:52 odp.	Comparison Tolerances Horizontal Tolerance : 3 Vertical Tolerance : 3 Pin Fail Tolerance : 75 Pin Suspect Tolerance : 95 Fail if Fails Tolerance : 5 Fail if Suspects Tolerance : 15 Suspect if Fails Tolerance : 3 Suspect if Fails Tolerance : 10
---	--

OVERALL RESULT

SUCCESS

IMAGE - Component Under Test	IMAGE - Reference Component
Date : Operator : Comments :	Date : Operator : Comments :

COMPONENT UNDER TEST

Obrázek 24 Component Test Report

II. PRAKTICKÁ ČÁST

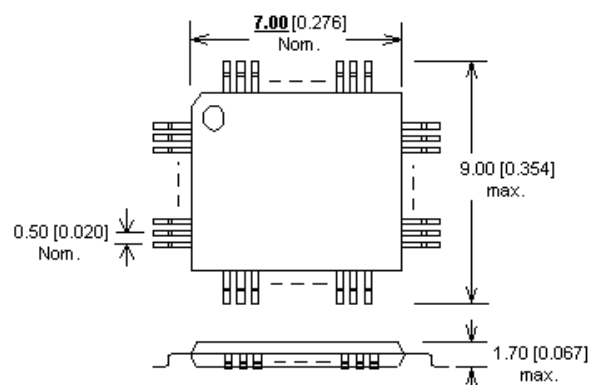
5 KONTAKTNÍ ADAPTÉRY

Již bylo zmíněno, že detektor padělků SENTRY obsahuje na své vrchní straně sadu ZIF patic pro možnost přímého uchycení a propojení testovaných součástek s pouzdem DIL, případně SIL. Tím ale flexibilita samotného detektoru končí a bez dalších doplňkových komponent by zde nebylo možné testování složitějších Integrovaných Obvodů, jež jsou usazeny v dalších typech pouzder, nekompatibilních s paticemi DIL, jako např. QFP, QFN nebo BGA...

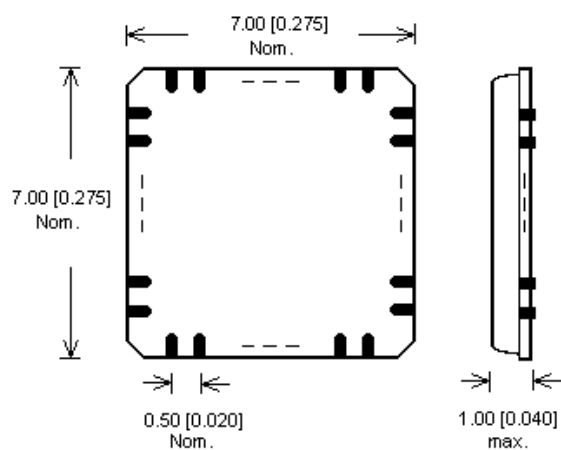
Ke spolehlivému a jednoduchému připojení takovýchto součástek k detektoru SENTRY pomocí jeho vestavěných DIL patic slouží jedny z nejdůležitějších komponent pro testování elektronických součástek – Integrovaných Obvodů, jimiž jsou kontaktní adaptéry. Tyto adaptéry se v drtivé většině skládají ze zahořovací patice vhodné pro příslušný typ součástky. Protože ale i většina těchto patic nemá výstup ve formě DIL, tak jsou ještě propojené přes desku plošných spojů na kolíkové lišty, jejichž rozměry již odpovídají požadavkům na připojení k ZIF paticím DIL. Zjednodušeně se dá říci, že jde v podstatě jen o redukci kontaktního propojení mezi součástkou a detektorem.

Několik variant pro nejběžnější typy pouzder nabízí přímo výrobce detektoru SENTRY společnost ABI Electronics Ltd., jiné lze nakoupit u jiných výrobců či distributorů (např. společnost Eltec s.r.o. nabízí celkem široké portfolio adaptérů pro různé typy pouzder), nebo je možné si výrobu originálního adaptéru objednat. To se týká zejména případů, kdy je třeba otestovat součástku s nestandardním pouzdem, více součástek najednou nebo například určitý specifický obvod.

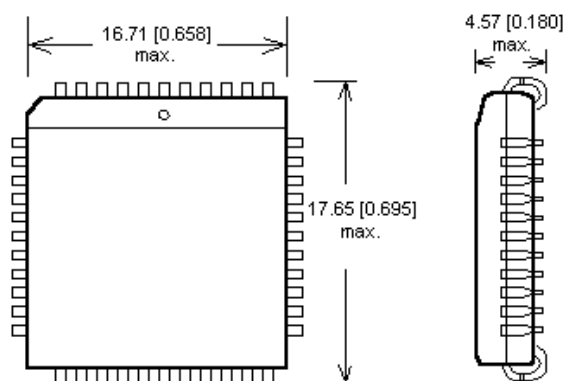
Kontaktní adaptéry pro testování integrovaných obvodů se dají rozdělit opět dle použitého pouzdra součástky, resp. patice a také dle velikosti pouzdra, resp. počtu pinů a jejich rozteče, které je adaptér schopný pojmout. Variant je v dnešní době relativně velké množství, které jde souběžně s velkým množstvím různých variant pouzder elektronických součástek, a proto na následujících obrázcích uvedu jen některé zástupce jednotlivých kategorií dle typu pouzdra.



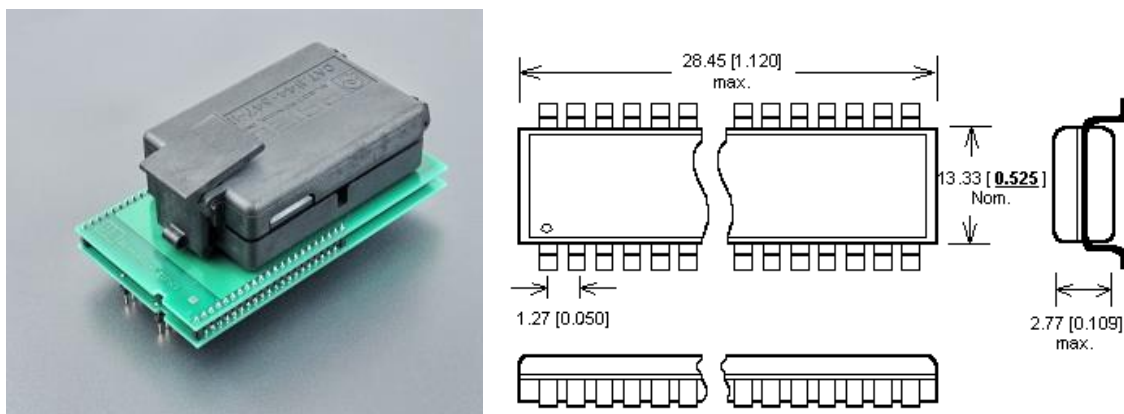
Obrázek 25 Adaptér TQFP 48pin + parametry pouzdra [30]



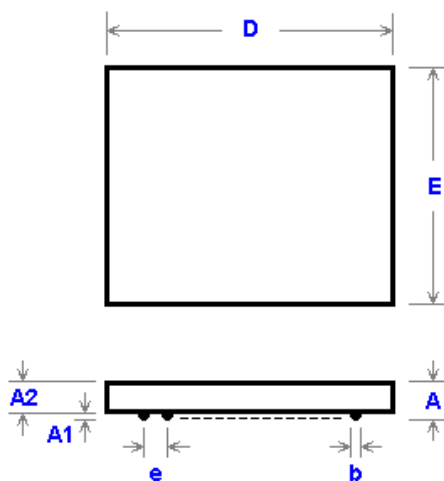
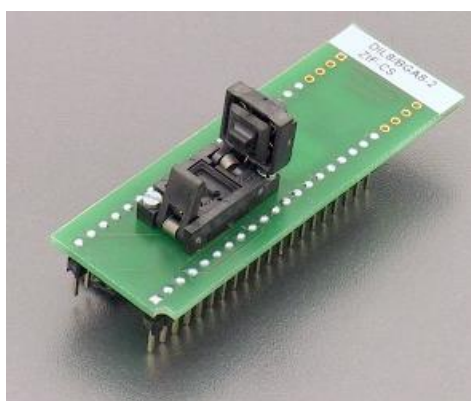
Obrázek 26 Adaptér QFN 48pin + parametry pouzdra [30]



Obrázek 27 Adaptér PLCC 44pin + parametry pouzdra [30]



Obrázek 28 Adaptér SOIC 44pin + parametry pouzdra [30]



NAME	SYMBOL	MIN	NOM	MAX
Profile	A	0.555	0.58	0.605
Ball Height	A1	-	0.23	-
Body Thickness	A2	-	0.35	-
Ball Diameter	b	-	0.322	-
Body Size	D	-	3.57	3.685
Body Size	E	-	2.05	2.165
Ball Pitch	e	-	0.6	-
Ball Array D	GD	-	5	-
Ball Array E	GE	-	3	-

Obrázek 29 Adaptér BGA8 + parametry pouzdra [30]

6 NÁVRH UNIVERZÁLNÍHO KONTAKTNÍHO ADAPTÉRU

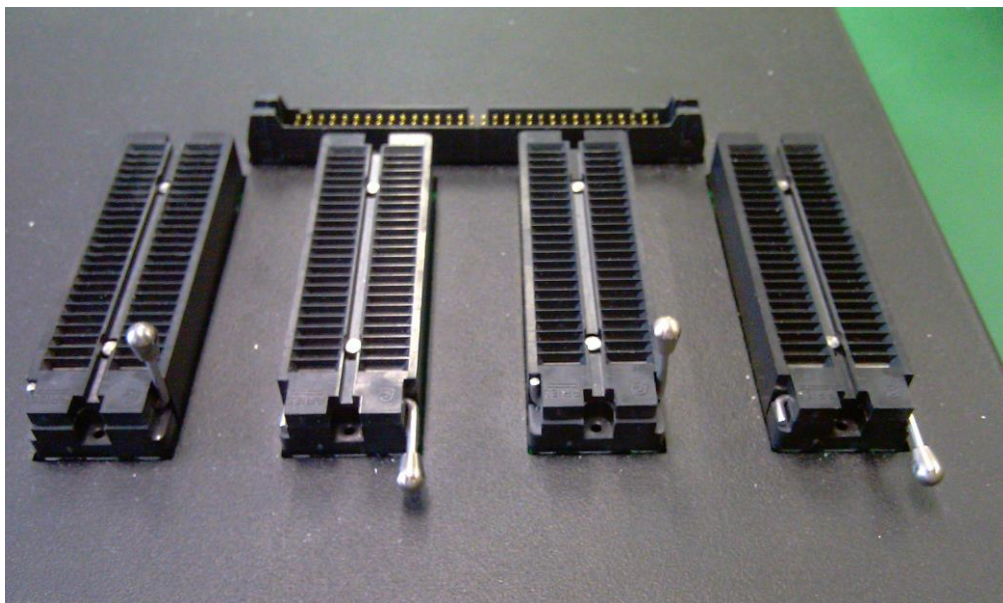
Cílem této práce je návrh a konstrukce univerzálního kontaktního adaptéru pro testování elektronických součástek na detektoru padělků SETNRY. Předně bych rád zmínil, jaké důvody k této myšlence vedly.

V předchozí kapitole bylo pojednání o tom, že v dnešní době existuje na trhu velké množství různých kontaktních adaptérů pro různé varianty pouzder elektronických součástek. I tak ale tyto nedokážou pokrýt veškeré možnosti, které se obsluze naskýtají při potřebě maximálního využití potenciálu zmíněného detektoru padělků. Jde zejména o možnost testování elektronických součástek s velkým množstvím pinů, které standardní adaptéry nedokáží pokrýt. Pak také možnost použití více adaptérů, tzn. i testování více součástek souběžně. V neposlední řadě jde také o snahu vytvořit co nejvíce flexibilní variantu adaptéru (proto univerzální kontaktní adaptér) za podstatně nižší finanční náklady, než by bylo nutno vynaložit, kdyby se muselo kupovat větší množství různých adaptérů, případně při výrobě na zakázku profesionální výrobní firmou.

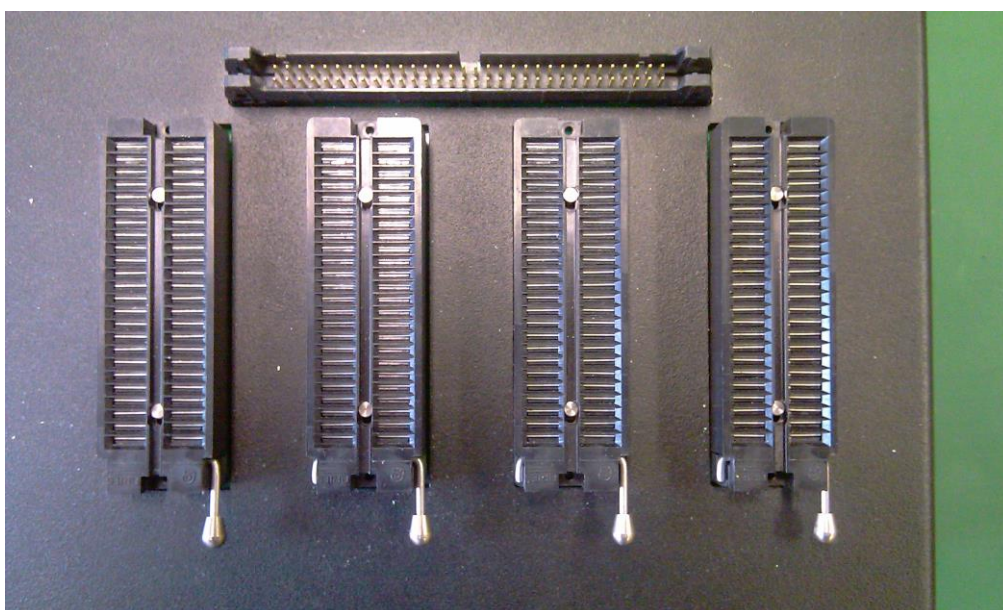
6.1 Návrh desky plošných spojů

Při návrhu Univerzálního kontaktního adaptéru bylo nejprve nutno položit si otázku, jaké kritéria by měl splňovat. To znamená pro jaká pouzdra, patice případně adaptéry by měl sloužit. Po delší úvaze nad tím, jak co nejlépe skloubit univerzálnost, funkčnost a flexibilitu bylo rozhodnuto o koncepci umožňující vyvedení všech 256 kanálů, dostupných na detektoru, na kolíkové lišty, umístěné po obvodu desky plošných spojů tak, aby bylo možno s nimi operativně propojit pomocí propojovacích kabelů co nejvíce variant dalších kontaktních adaptérů.

Uvažovaná koncepce musí splňovat podmínku využití všech 256 kanálů, z nichž 192 je ve formě ZIF patic (4x48) plus 64 v rámci konektoru pro plochý kabel, tzn. připojení ke všem kanálům současně. Vzhledem k tomu, že prostor kolem ZIF patic je celkem omezený (z přední strany limitovaný zámkou jednotlivých ZIF patic, ze zadní strany umístěním konektoru pro plochý kabel), tak jsem zvolil pro konstrukci variantu se dvěma DPS – spodní pro připojení ke čtyřem paticím ZIF kontaktního rozhraní detektoru SENTRY a horní desku pro vyvedení těchto spojů na kontaktní kolíkové lišty.



Obrázek 30 Kontaktní rozhraní SENTRY



Obrázek 31 Kontaktní rozhraní SENTRY

6.1.1 Zásady navrhování

Při návrhu a konstrukci DPS se předpokládá určitá znalost zásad jejich navrhování, protože výsledný výrobek by měl být plně funkční a jeho provoz spolehlivý a bezpečný. Dalším aspektem v dnešním tržním prostředí je také případná konkurenceschopnost výrobku, takže je třeba myslet i na stránku nákladů, a to nákladů nejen na vývoj, ale také na výrobu samotnou. A nejsou to jen náklady, na co musí dnes brát návrhář ohled, ale je to i aspekt

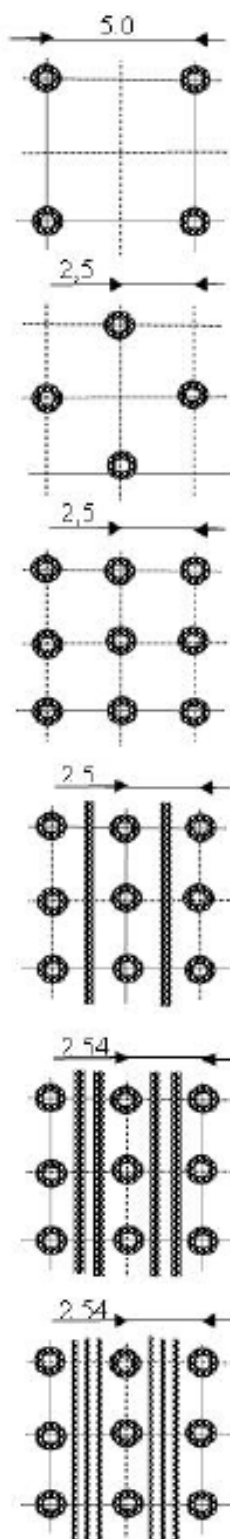
EMC (Elektromagnetická kompatibilita) a v neposlední řadě i estetická stránka návrhu. Protože se ale tento návrh desek plošných spojů týká konstrukce kontaktního adaptéru, jenž bude využit na testování elektronických součástek v nenapájeném stavu a adaptér samotný také nebude obsahovat žádné aktivní elektrické obvody se součástkami a napájením, tak zde aspekt EMC pomineme.

Předpokládá se, že celková kvalita a charakter návrhu ve značné míře závisí na individualitě, šikovnosti a zkušenostech každého návrháře. Proto nelze jednoznačně definovat konkrétní správný a nejlepší způsob navrhování. Místo toho se uvádějí obecné zásady, kterých by si měl být návrhář vědom, viz výše. Tyto zásady povětšinou respektují doporučení normy ČSN IEC 326-3, která u nás ale již byla zrušena a do této chvíle nová nevznikla. [31]

Umění návrhu DPS je možné chápat jako sloučení tří hlavních faktorů ovlivňujících konečný návrh:

- **Fyzické parametry DPS odpovídající jejímu účelu použití**, tzn. při návrhu by návrhář měl znát účel a prostředí, ve kterém bude DPS provozována a na toto ji dimenzovat. Například pro velké DPS se musí volit dostatečná tloušťka desky, aby nedocházelo k její deformaci atd.
- **Elektrické parametry** předpokládané při provozu zařízení ovlivňují přímo návrh plošných spojů, tzn. spoje by měly být co nejkratší, vyvarovat se rizikům zkratu a podobně.
- **Vyrobitelnost**, která může být pro různé výrobce různě obtížná, proto je vhodné při návrhu znát možnosti zvoleného výrobce, případně s ním možnosti vyrobitelnosti v průběhu návrhu konzultovat.

Mezi asi nejpoužívanější zásady návrhu DPS patří ty, které se týkají přímo kresby plošného spoje, jehož charakter ovlivňuje mimo dalších okolností také vhodná technologie osazování součástkami a pájení. Pro usnadnění práce návrháře byly v minulosti zavedeny tzv. Konstrukční třídy přesnosti, což je soubor doporučení na velikost pájecích plošek a tloušťek vodivých cest v závislosti na počtu průchodů mezi ploškami v rastru 2,54mm, případně 5,08mm. I když je používání nepovinné, stále se jej v mnoha případech využívá.

**Konstrukční třída I.**

Rastr 5,08 mm, max. průměr otvoru .. 1,6 mm
 max./min průměr plošky 4,3/ 3,5 mm
 min šířka vodiče/mezery 0,5/0,65 mm
 není povolen průchod mezi ploškami

Konstrukční třída II.

Rastr 2,54mm, max. průměr otvoru .. 1,0 mm
 max./min průměr plošky 3,0/ 2,4 mm
 min šířka vodiče/mezery 0,4/0,45 mm
 není povolen průchod mezi ploškami

Konstrukční třída III.

Rastr 2,54mm, max. průměr otvoru .. 0,8 mm
 max./min průměr plošky 2,1/1,85mm
 min.šířka vodiče/mezery 0,35/0,35 mm
 není povolen průchod mezi ploškami

Konstrukční třída IV.

Rastr 2,54mm, max. průměr otvoru .. 0,8 mm
 max. průměr plošky 1,5mm
 min.šířka vodiče/mezery 0,3/0,35 mm
 je povolen průchod mezi ploškami

Konstrukční třída V

Rastr 2,54mm, max. průměr otvoru ... 0,8 mm
 max. průměr plošky 1,3 mm
 jsou povoleny dva průchody mezi ploškami

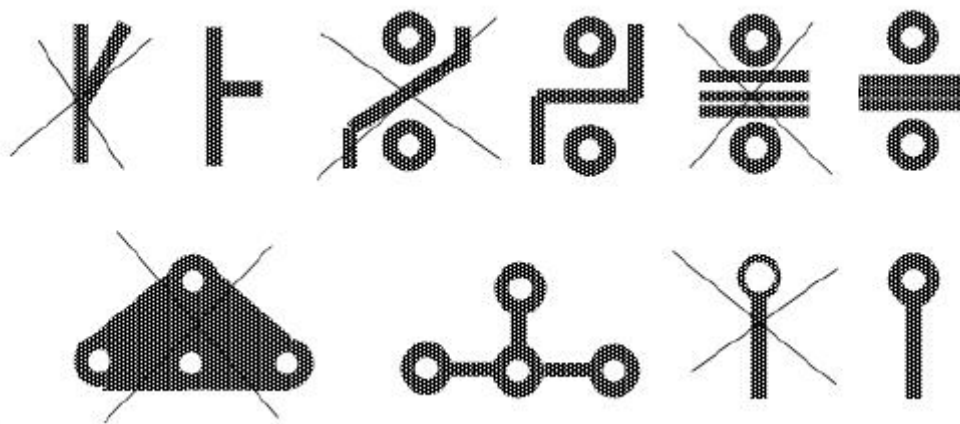
Konstrukční třída V

Rastr 2,54mm, max. průměr otvoru 0,7 mm
 max. průměr plošky 1,2 mm
 jsou povoleny dva průchody mezi ploškami

Obrázek 32 Konstrukční třídy přesnosti [31]

Zásady návrhu vodičů a pájecích plošek lze mimo konstrukčních tříd shrnout ještě do několika základních bodů: [31]

- Vodiče nespojovat pod úhlem větším než 90° , aby nedošlo k nedoleptání spoje
- Vzájemná vzdálenost mezi vodiči by měla být co největší
- V případě, že mezi ploškami vede několik vodičů, měly by být jejich vzdálenosti stejné
- Spojování plošek provádět úzkým vodičem
- Při volbě šířky vodiče je třeba počítat s možností podleptání vodiče
- Mezera mezi vodiči musí být taková, aby vyhovovala požadavkům elektrické bezpečnosti a výrobním možnostem
- Kontaktní ploška kolem otvorů by měla být co největší, neprokovené otvory vyžadují větší pájecí plošky než prokovené
- Pokud se předpokládá zaplnění průchozího otvoru pájkou, tak není třeba u vícevrstevných desek pájecí plošku umísťovat



Obrázek 33 Doporučené umístění vodičů mezi ploškami [31]

6.1.2 SW pro návrh DPS

Protože se v dnešní době většina desek plošných spojů již vyrábí automatizovaně a výrobci vyžadují standardizované výrobní podklady v přesně definovaném formátu, tak se již sa-

motný návrh provádí téměř výhradně ve specializovaných CAD systémech. Těchto systémů dnes existuje celá řada. Některé placené, jiné zdarma i z nichž několik je na opravdu kvalitní úrovni. Za zmínku určitě stojí takové jako Pads, KiCad či EAGLE, který zde bude blíže specifikován, jelikož s jeho pomocí byl návrh DPS pro univerzální kontaktní adaptér sestaven.

6.2 EAGLE

Protože se v rámci této práce jedná pouze o prostředek, nástroj pro návrh plošných spojů, tak se nebudu zabývat popisem programu do hloubky, ale zmíním zde jen některé základní funkce programu (verze 6.2.0), které jsem využil při zhotovení mého návrhu.

6.2.1 Libraries

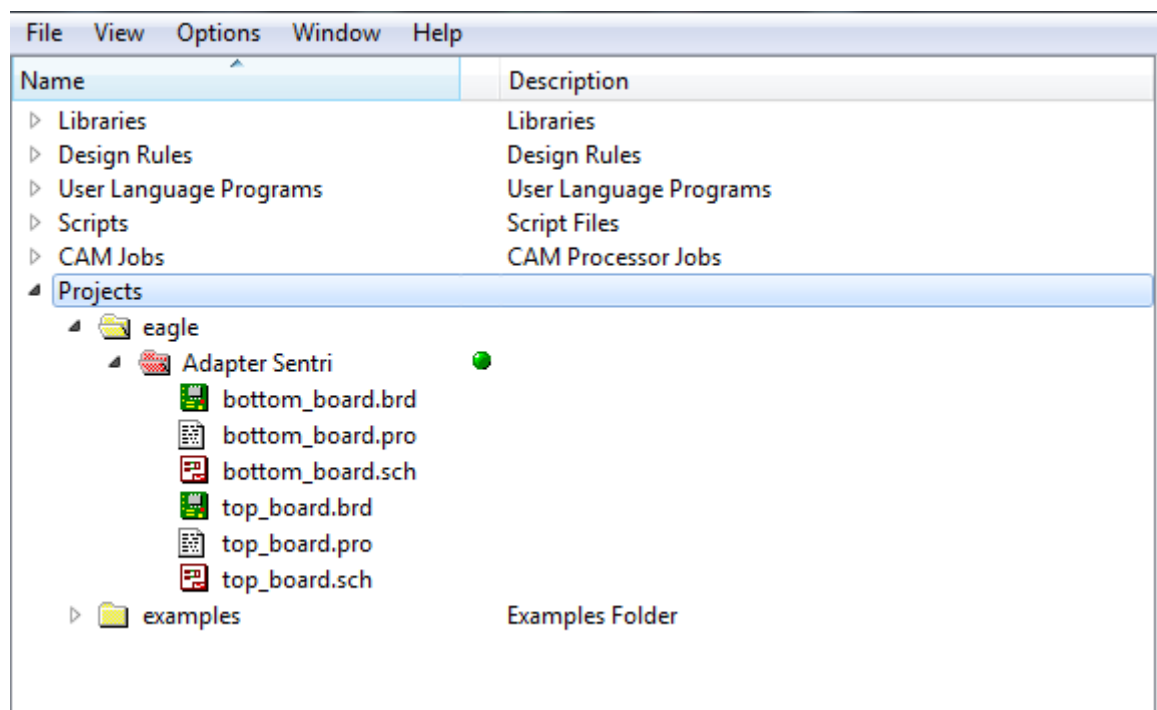
Knihovny součástek a jejich pouzder i zde, v programu EAGLE, hrají velkou roli, protože obsahují informace o součástkách, včetně jejich pouzder a symbolů, které jsou nezbytné pro správné propojení při návrhu schématu. Můžeme zde vyhledat knihovny s potřebnými součástkami, případně si vytvořit knihovnu novou, do které tyto součástky zkopírujeme. Tuto knihovnu poté aktivujeme a ostatní, nepotřebné, deaktivujeme, což v dalších krocích urychlí práci programu (nebude muset vždy načítat všechny knihovny).

V případě, že zde požadovanou součástku nenajdeme, tak je zde možnost si ji vytvořit.

6.2.2 Projects

Pod položkou Projects se skrývá menu projektů, kde se jednotlivé projekty dají vytvořit a posléze i ukládat či znovu otevírat. V rámci mého projektu jsem zde ukládal dva druhy souborů:

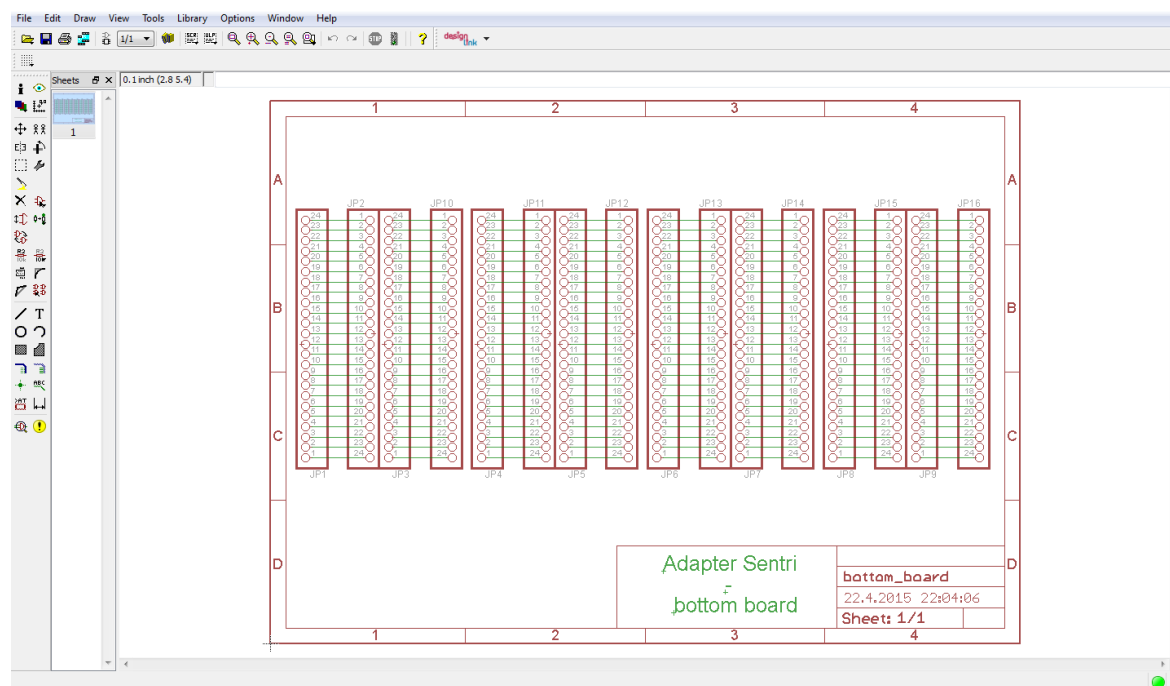
- Schématické zapojení
- Schéma plošného spoje



Obrázek 34 Úvodní prostředí EAGLE

6.2.3 Editor schémat

Zde se vkládají všechny potřebné součástky a provádí se jejich zapojení, resp. propojení virtuálním vodičem. V rámci editoru schémat je k dispozici také tlačítko ERC (Electrical Rule Check) pomocí něhož lze provést kontrolu zapojení.



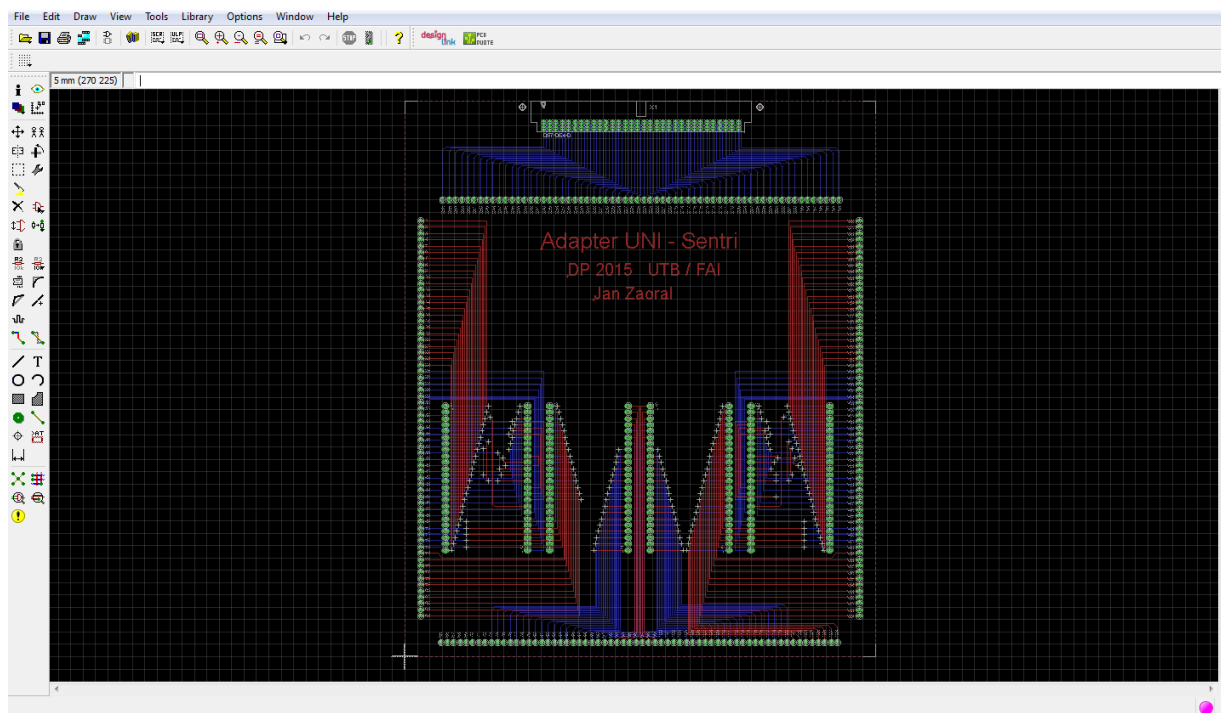
Obrázek 35 Editor schémat EAGLE

6.2.4 Editor plošného spoje

V tomto modulu dochází po importu součástek a jejich propojení ze schématického editoru k vlastnímu návrhu desky plošných spojů. Lze zde nadefinovat tvar a velikost desky a rozmístit součástky dle potřeby. Pomocí funkce Grid, což je zobrazení mřížky v potřebném měřítku je možné dosáhnout vysoké přesnosti. Tyto součástky jsou stále ještě propojené tzv. vzdušnými spoji, které postupně pomocí tlačítka „wire“ v levém menu přeměníme na vodiče. Tyto lze umístit v několika vrstvách dle potřeby (horní strana desky, spodní strana desky, případně jiná vrstva u vícevrstevných DPS).

V editoru plošného spoje lze tyto vrstvy také zapínat/zobrazovat nebo vypínat podle toho, s jakou zrovna potřebuji pracovat, případně je možné je zapnout všechny naráz. To se hodí také pro vygenerování výrobních podkladů v případě, že výrobce nepodporuje formát .brd a je třeba mu poslat data pro jednotlivé vrstvy samostatně.

Je zde k dispozici také funkce „autorouter“, která umožňuje automatické propojení součástek vodiči. Ta je ale ve většině případů složitějších obvodů neefektivní a nedrží se zásad pro návrh plošných spojů popsanych výše, proto je lepší propojení provést manuálně. Aby bylo dosaženo maximálního efektu, tak by se mělo začínat vždy od nejkratších spojů.



Obrázek 36 Editor plošného spoje EAGLE

6.2.5 Export dat

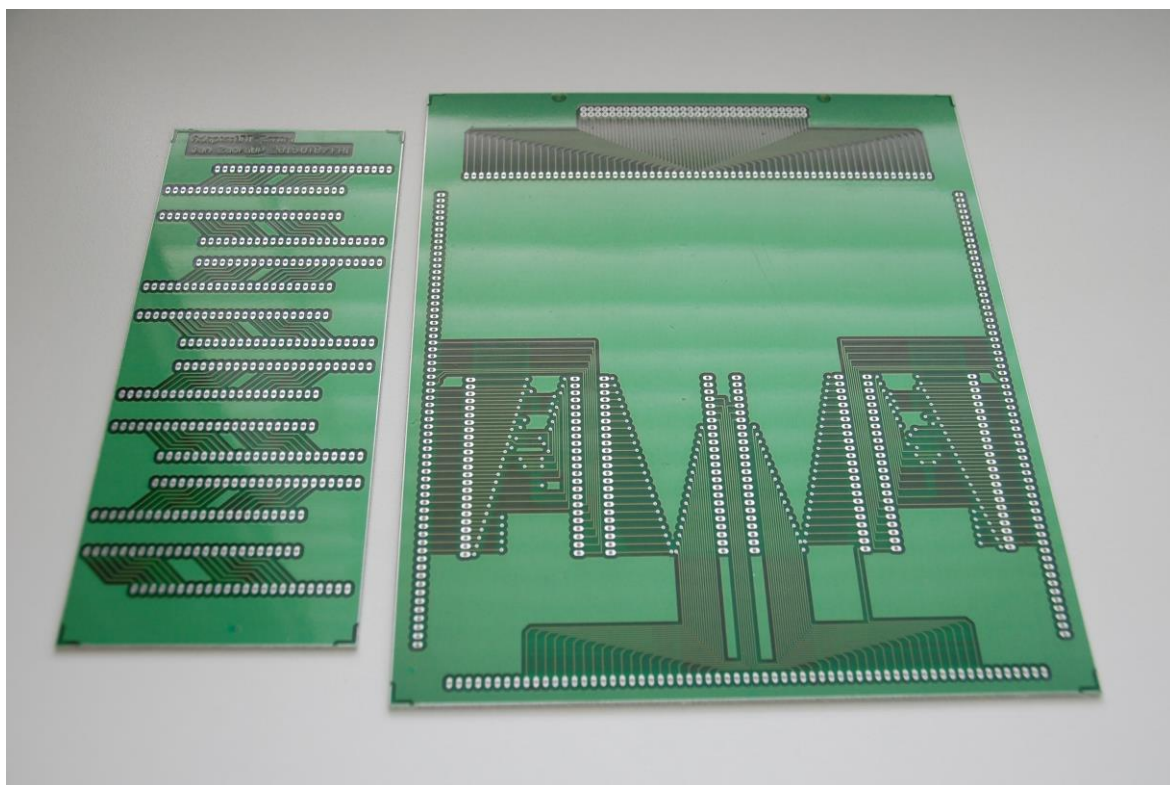
Po dokončení vlastního návrhu DPS je projekt uložen do formátu .brd, který obsahuje kompletní projekt. Nebo lze provést export dat manuálně například do formátu .png, což je standard pro obrázek. Při tomto exportu je třeba myslet na to, že pokud necháme zobrazené všechny hladiny, tak bude výsledný obrázek možná vizuálně efektivní, ale pro výrobu vícevrstvé DPS absolutně nepoužitelný (nelze použít jako šablonu protože budou vodiče vzájemně zkratované). Proto je třeba nechat zobrazené vždy jen ty hladiny, které jsou potřeba pro vytvoření šablony na výrobu DPS.

6.3 Výroba DPS UNI Adaptéru

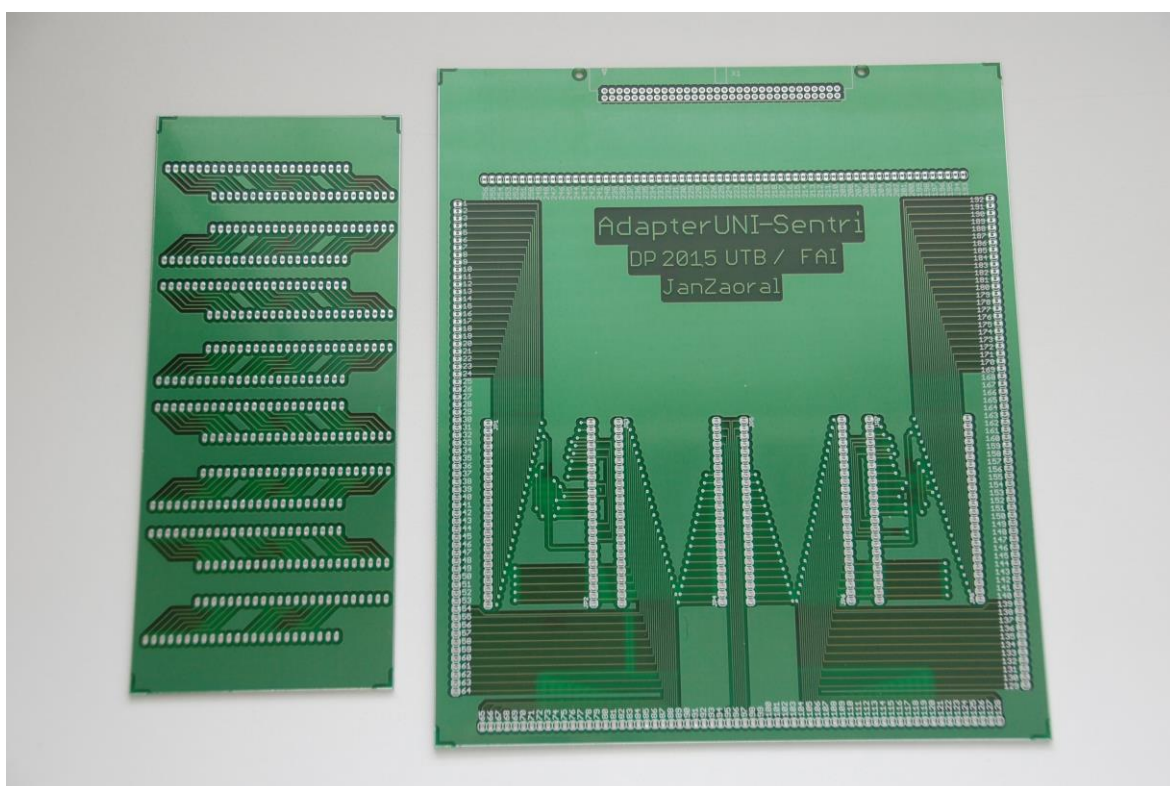
V rámci této práce jsem provedl návrh dvou desek plošných spojů, které budou sloužit jako základ pro Univerzální kontaktní adaptér (UNI Adaptér). Protože se jedná o 384 pájecích plošek a jejich spojů na sporní desce a 512 pájecích plošek a jejich spojů na vrchní desce, tak jsem pro jejich návrh zvolil variantu dvouvrstvých DPS, aby bylo možné tento počet na desku, která má pouze omezené rozměry, umístit. I přes to ale v některých místech došlo k celkem vysoké hustotě spojů/vodičů na malém prostoru, čímž vznikla potřeba použití nepájivé masky.

Nepájivá maska má v oblasti výroby desek plošných spojů několik opodstatnění. Důvodem, proč jsem ji zvolil pro svůj návrh já, byla již zmíněná hustota spojů. Použitím nepájivé masky jsem se snažil docílit dostatečné ochrany vodičů před možností případného elektrického zkratu (cínových můstků po pájení). Desky také nebudou určeny pro zapracování do nějakého krytého přístroje, ale budou při své činnosti volně vystaveny vlivům okolního prostředí. Proto bylo použití nepájivé masky uvažováno i jako ochrana celé DPS před okolními vlivy a mechanickým poškozením.

Spolu s nutností prokovení všech otvorů pro umístění součástek, včetně většího množství samostatných prokůvů bylo nutno najít vhodného výrobce, který výrobu tohoto technologického stupně a složitosti bude schopen (manuální výroba v domácích podmínkách nebo i s využitím dostupného vybavení laboratoře na FAI by nebyla možná). Výsledek výroby DPS, včetně využití technologie HAL (žárové cínování) je vidět na následujícím obrázku.



Obrázek 37 DPS UNI Adaptéru – spodní strana



Obrázek 38 DPS UNI Adaptéru – vrchní strana

7 VÝROBA UNI ADAPTÉRU

7.1 Komponenty/součástky

Pro finální sestavení UNI Adaptéru bylo nutno mimo výroby DPS také vybrat vhodné komponenty pro jejich osazení. Předběžný výběr komponent a jejich typů proběhl již před samotným začátkem návrhu DPS, aby bylo možno dle nich dimenzovat potřebné rozměry. Finální výběr pak sestával z nalezení vhodného distributora, přičemž kritériem nebyla jen cena samotné komponenty, ale také dostupnost jednotlivých komponent u výrobců. Protože není žádoucí, abychom objednávali jednotlivé komponenty samostatně u distributorů levnějších o 50,- ale vzápětí zaplatili o 150,- více za další balné, dopravu atd.

Pro sestavení UNI Adaptéru tedy bylo potřeba zajistit kolíkové lišty pro zabezpečení propojení adaptéru s patičkami ZIF detektoru SENTRY, pro vzájemné propojení a spojení DPS a také pro vyvedení všech testovacích kanálů na vrchní DPS. Dále bylo nutno zabezpečit 64 žilový plochý kabel včetně konektorů a male konektor pro připevnění plochého kabelu na DPS. Seznam potřebných součástek pro jeden UNI Adaptér je následující:

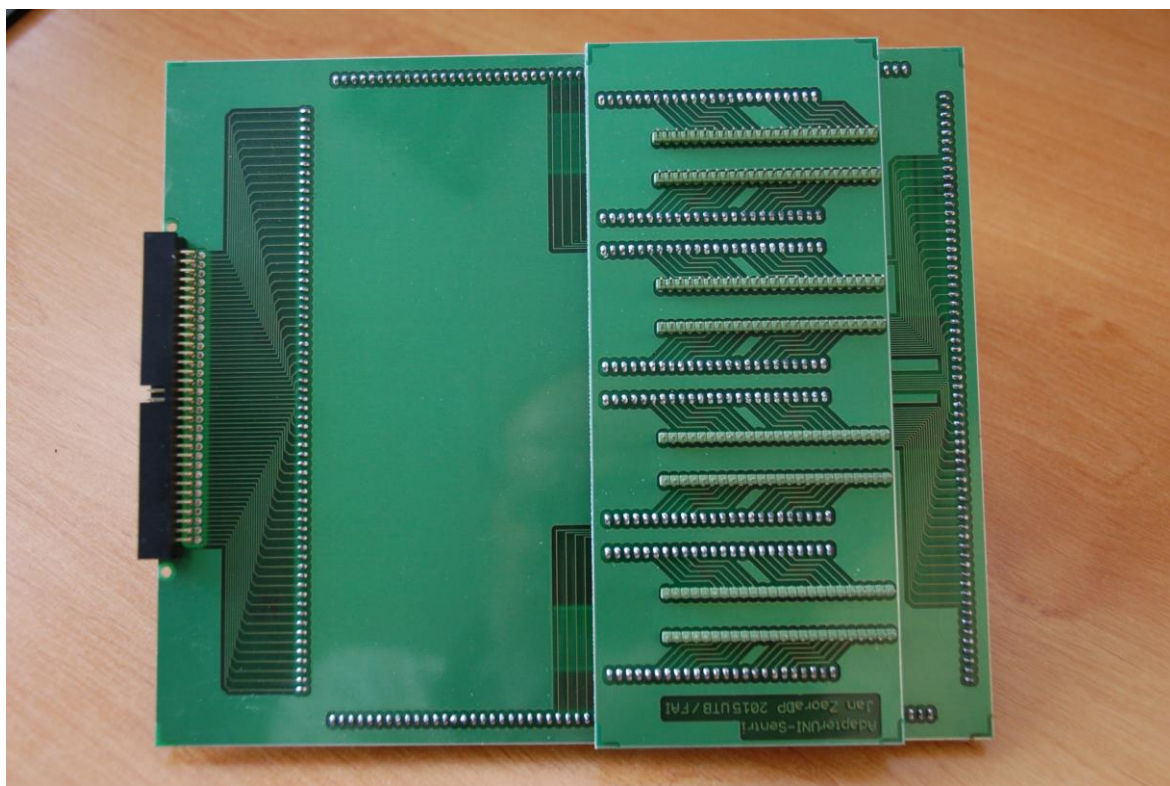
- 16x kolíková lišta 24pin, rozteč 2,54mm
- 4x kolíková lišta 64pin, rozteč 2,54mm
- 1x konektor pro plochý kabel 64pin, 90°, rozteč 2,54mm
- Plochý kabel 64pin včetně konektorů

Potřeba dalšího materiálu, jako např. pájky byla zanedbatelná a proto ji zde neuvádím. Použití kolíkových lišt je velmi flexibilní z hlediska úpravy jejich délky, resp. počtu pinů (odlamováním), tudíž nebylo nutné se při nákupu pevně držet stanovených počtů pinů a vzhledem ke zmíněné efektivitě nákupu byly objednány kolíkové lišty s jiným počtem pinů, které byly následně upraveny. Přesná technická dokumentace jednotlivých komponent bude obsahem přílohy.

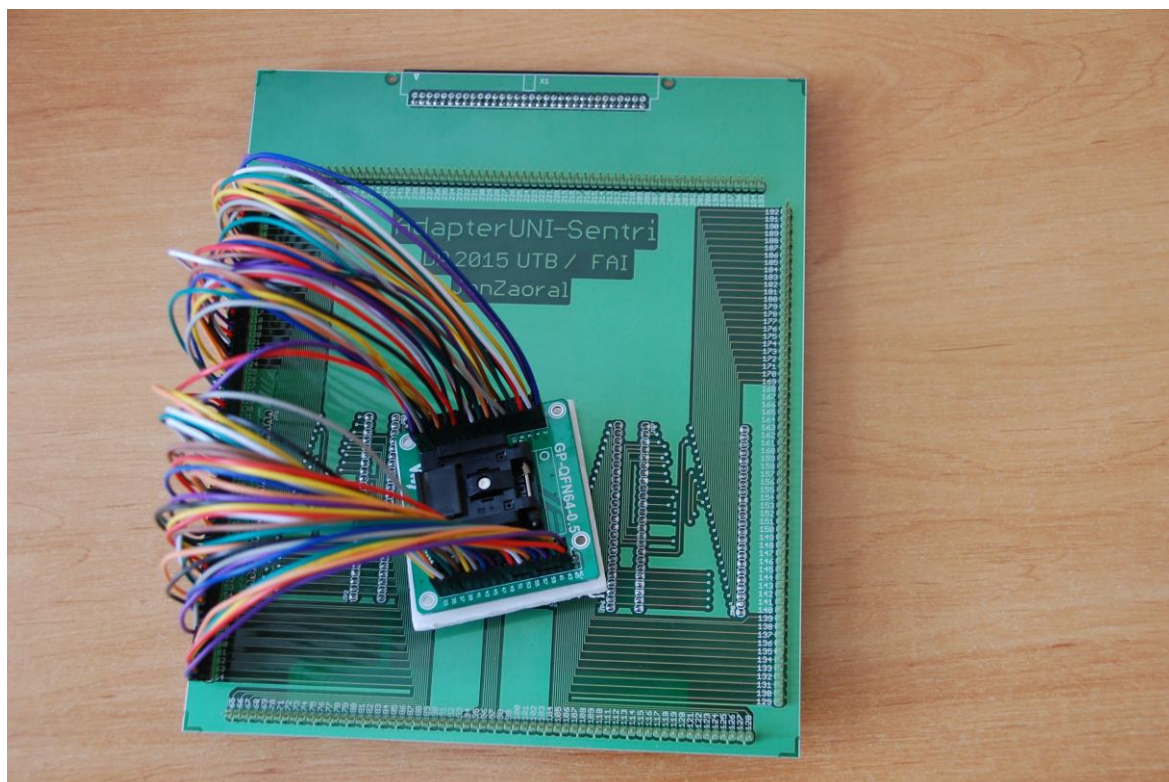
7.2 Sestavení UNI Adaptéru

Vlastní sestavení UNI Adaptéru již bylo jen otázkou osazení desek komponenty a jejich připájením. K tomu jsem použil elektrickou ruční pájku. Protože adaptér neobsahuje žádné elektronické součástky citlivé na možné přehřátí způsobené pájením, nebylo ani potřeba

nijak zvláště hlídat teplotu pájení (nastaveno 300°C). K sestavení UNI Adaptéru jsem využil zázemí laboratoře na FAI.



Obrázek 39 UNI Adaptér – spodní strana

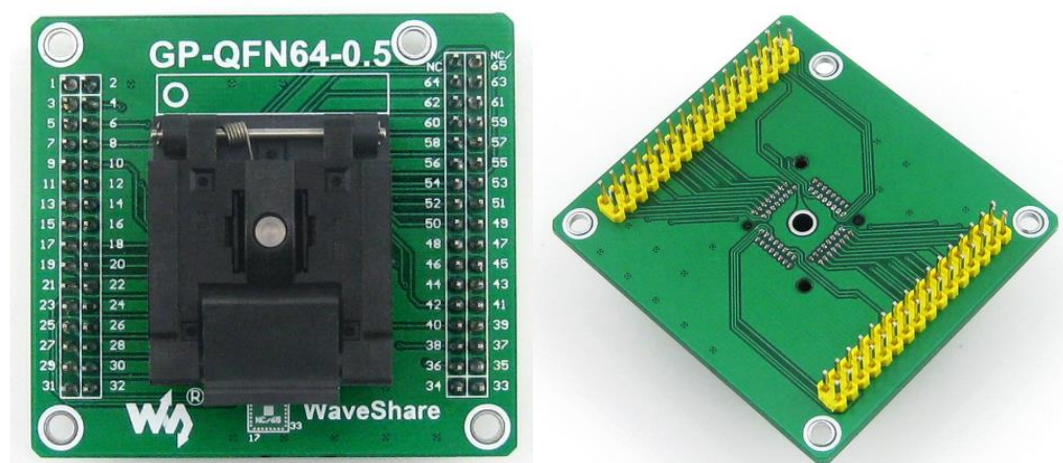


Obrázek 40 UNI Adaptér – vrchní strana

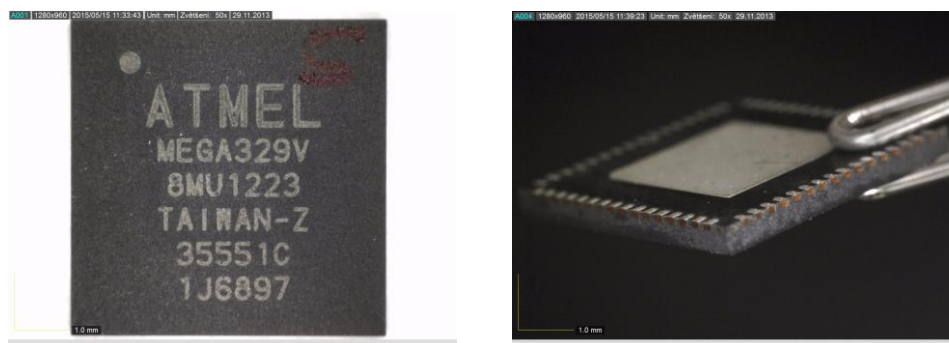
8 TESTOVÁNÍ UNI ADAPTÉRU

Zkušební testování UNI Adaptéru bylo potřeba provést za účelem ověření funkčnosti navržené koncepce, za účelem ověření funkčnosti jednotlivých elektrických spojů (připájené kolíkové lišty) a také jako prostředek pro odhalení případných nedostatků a návrhů na vylepšení.

Pro zkušební testování byl vybrán integrovaný obvod ATmega329V využívající pouzdro QFN64 a adaptér od firmy WaveShare Electronics – GP-QFN64-0.5. Jak již bylo zmíněno dříve, pouzdro QFN patří k těm, které nelze jednoduše a bez použití příslušného adaptéru připojit k detektoru padělků SENTRY. V tomto případě není s tímto detektorem kompatibilní ani adaptér GP-QFN64-0.5, jehož výstupy ve formě kolíkové lišty jsou mimo rozměrové toleranční možnosti patič DIL. Přesně pro tyto případy byl UNI Adaptér navrhován, tzn., aby byl mimo jiné univerzálním prostředkem pro připojení nekompatibilních adaptérů.



Obrázek 41 Adaptér GP-QFN64-0.5 [32]



Obrázek 42 ATmega329V [32]

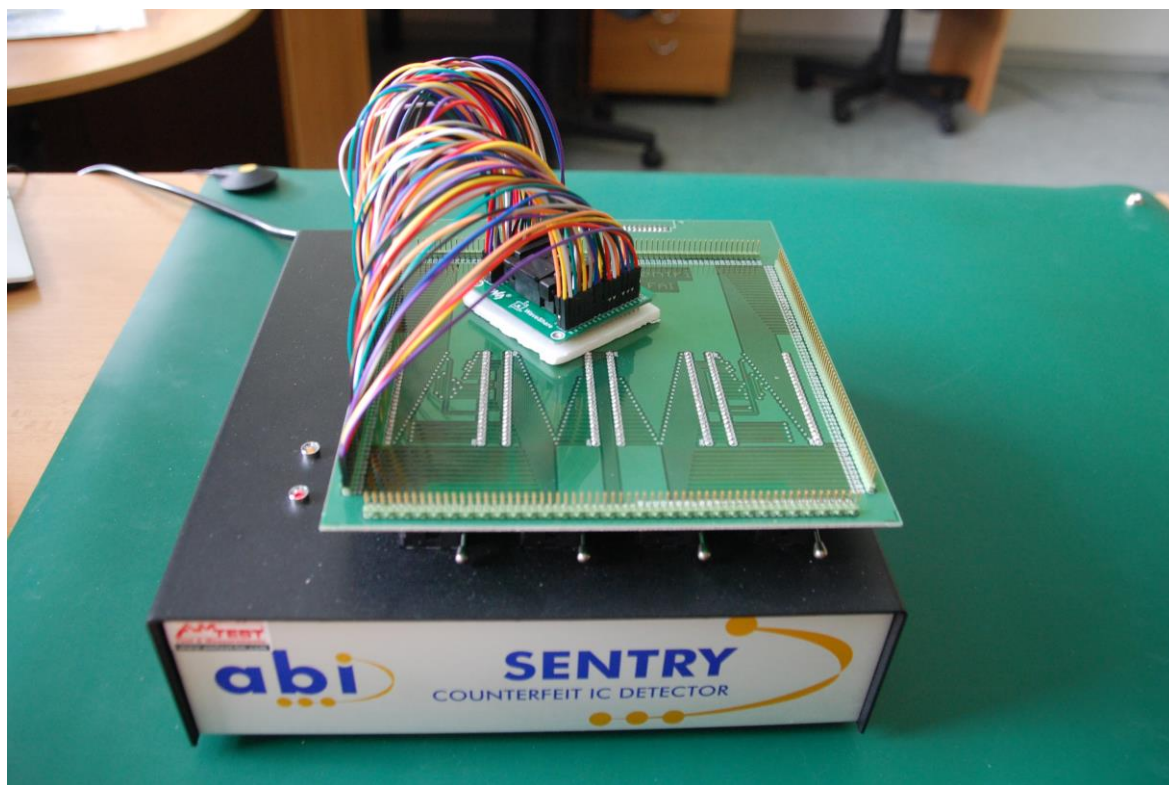
Navržená koncepce umožňuje využití všech 256 kanálů najednou (včetně připojení 64pin plochého kabelu). V tomto případě nám stačí pouze 64 kanálů, tzn. 192pin (4x48pin ZIF) bez nutnosti zapojení plochého kabelu. Výstupy na horní straně adaptéru pomocí kolíkové lišty jsou opatřeny přehledným značením číselných pozic jednotlivých pinů a je tedy jednoduché přiřazení jednotlivých pinů součástky a kanálů detektoru.

8.1 Fyzické zapojení UNI Adaptéru

Instalace a zapojení UNI Adaptéru sestává z několika jednoduchých kroků:

- 1) Připojení plochého kabelu k UNI Adaptéru a detektoru (pokud je potřeba)
- 2) Umístění UNI Adaptéru do ZIF patič detektoru
- 3) Propojení adaptéru s testovanou součástkou (součástkami) a UNI Adaptéru pomocí propojovacích kabelů

UNI Adaptér zapojený do detektoru a propojený s testovanou součástkou, resp. jejím adaptérem ukazuje následující obrázek.



Obrázek 43 Zapojený UNI Adaptér

8.2 Testování na detektoru SENTRY

Postup testování a jeho kroky se po zapojení adaptéru do detektoru již nijak zvlášť neliší od standardních kroků, které je třeba udělat při měření na jakémkoli jiném adaptéru. Zmíním zde jednotlivé kroky a případně k nim doplním popis, pokud se bude jednat o něco, co nebylo popsáno v kapitole 4.

8.2.1 Spuštění programu a přihlášení uživatele

V tomto případě bylo testování prováděno pod administrátorským přihlášením, jelikož nehrozilo případné zneužití dat uložených v programu či jejich znehodnocení.

8.2.2 Vytvoření, definování nové součástky

Protože testování UNI Adaptéru bylo provedeno s použitím součástky, která zde ještě testována nebyla, bylo potřeba vytvořit k ní patřičný obraz. Postup vytvoření v nabídce „Library“ je popsán v kapitole 4.

8.2.3 Vytvoření referenčního PinPrintu

Do adaptéru je umístěna zaručeně originální součástka (definována výrobcem) a v nabídce „Learn“ klikneme na „New Device“. V okně pro možnost editace součástky vyplníme patřičná data (označení součástky, výrobce atd.) a vybereme pouzdro součástky, které jsme vytvořili v kroku 8.2.2. Následuje výběr referenčního módu pro testování, v tomto případě nastavíme na Automatic.

Kliknutím na „Learn“ a potvrzením pozic pinů a kanálů detektoru se spustí proces skenování. Tento proces může v závislosti na složitosti součástky a množství testovaných pinů trvat poměrně dlouho, protože je zde aplikován kompletní algoritmus pro získání optimálního PinPrintu. Po dokončení skenování v předchozím kroku kliknutím na „Save“ PinPrint uložíme.

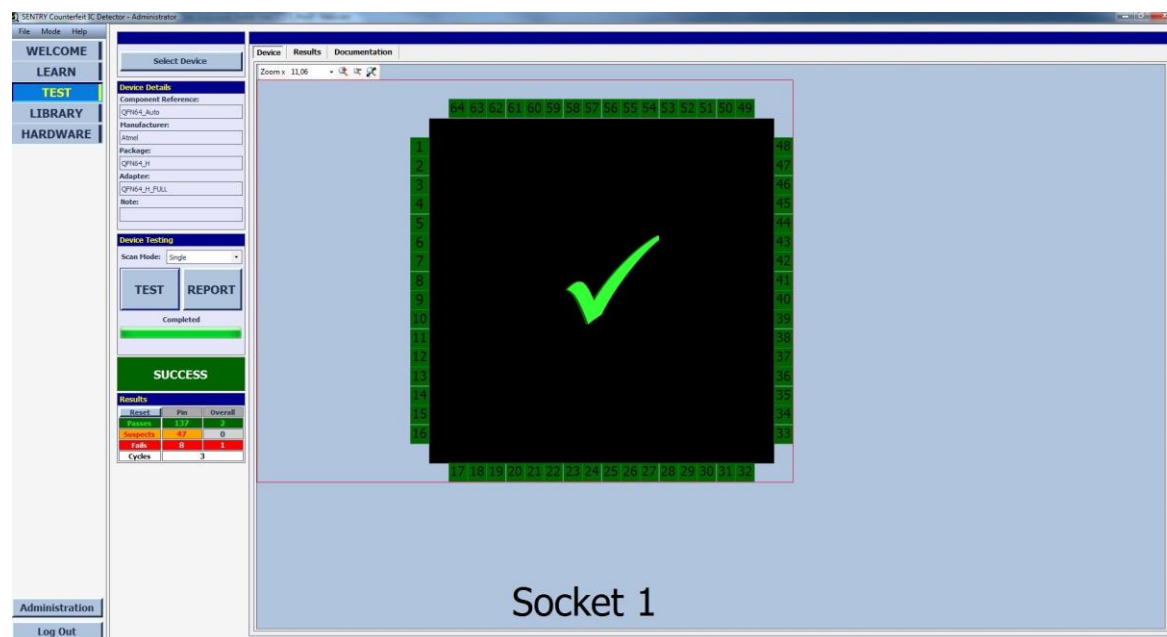
8.2.4 Testování

Po výměně referenční součástky v adaptéru za součástku, kterou chceme podrobit testu, spustíme testování v položce „Test“ a kliknutím na tlačítko „Test“.

Testování probíhá skenováním PinPrintů a jejich porovnáváním s referenčním, přičemž o tom, jestli testovaná součástka vyhovuje či nikoli rozhoduje to, jestli se zjištěné V-A cha-

rakteristiky rovnají referenčním nebo jestli se pohybují v určitém tolerančním poli. Toto toleranční pole (horizontální i vertikální) lze nastavit v administrační sekci.

Testovací algoritmus je již o poznání rychlejší a po jeho ukončení se na obrazovce objeví matice výsledků. Tyto výsledky lze kliknutím na „Report“ zpracovat do přehledného reportu ve formátu .pdf.



Obrázek 44 Výsledek testu v automatickém referenčním módu, tolerance 3%

9 VYHODNOCENÍ VÝSLEDKŮ TESTOVÁNÍ

Testování UNI Adaptéru pomocí ověřování pravosti integrovaného obvodu ATmega329V proběhlo bez problémů a výsledky potvrdily, že navržená koncepce a sestavení UNI Adaptéru je funkční. Stejně tak byla úspěšně ověřena flexibilita a univerzálnost jeho konstrukce díky zvolenému způsobu propojení adaptéru s testovacími paticemi pomocí propojovacích kabelů. Tím při jeho použití nejsme limitováni případnými zakomponovanými paticemi pro konkrétní pouzdra elektronických součástek, ale můžeme tyto operativně měnit a zapojovat dle potřeby.

9.1 Doporučení následné modifikace UNI Adaptéru

Současná konstrukce UNI Adaptéru ponechává prostor pro jeho další modifikaci, např. využitím volného prostoru pro umístění patice pro nejpoužívanější verze adaptérů (rychlé připojení bez nutnosti propojovacích kabelů), nebo možnost využití prostoru pro variabilní zapojení dodatečných el. součástek pro možnost testování IC zapojených v jednoduchém obvodu.

Dalším poznatkem pro možnost modifikace, který vyplynul na povrch při testování UNI Adaptéru, je vhodnost použití speciálních propojovacích kabelů. Pravděpodobně plochých kabelů opatřených na obou koncích patřičným konektorem pro možnost rychlého propojení s vhodnými testovacími paticemi. Současná metoda propojení pomocí jednotlivých propojovacích vodičů po jednotlivých pinech je sice funkčně vyhovující, ale časově nákladná a s určitým rizikem poškození pinů při časté manipulaci.

ZÁVĚR

V této práci byly shrnuty nejčastější důvody, které vedou k padělání elektronických součástek, typy těchto padělků a metody jejich odhalování se zaměřením na elektrické testování formou komparace voltampérových charakteristik testovaných vzorků s referenčními za pomoci Detektoru padělků elektronických součástek SENTRY. V souvislosti s tím byly podrobeny podrobnějšímu zkoumání jednotlivé typy pouzder elektronických součástek se zaměřením na jejich tvarové a rozměrové charakteristiky. Tyto ovlivňují jejich možnosti testování na zmíněném detektoru, v rámci čehož se využívá příslušných adaptérů dle typu pouzdra.

Hlavním cílem práce byl návrh a konstrukce univerzálního flexibilního adaptéru kompatibilního s detektorem SENTRY. Tento adaptér měl být schopen flexibilně pojmout více různých variant pouzder elektrických součástek prostřednictvím jim příslušných patic a adaptérů. Tento návrh byl realizován a fyzicky sestaven, aby bylo možné prokázat jeho funkčnost v rámci experimentálního měření. Toto měření proběhlo na integrovaném obvodu ATmega329V v pouzdře OFN/MLF, pro které v tuto chvíli nebyl na FAI dostupný adaptér kompatibilní s detektorem SENTRY. Tím byla prokázána nejen funkčnost návrhu adaptéru, ale také jeho využitelnost v praxi.

Při tomto testování se objevily určité nápady, na další modifikaci adaptéru případně jeho příslušenství, které mohou být použity pro následné vylepšení konstrukce a tím zvýšení jeho dalšího využití.

Součástí této práce jsou také technické podklady pro výrobu desek plošných spojů ve formátu .brd, které lze dále využít v programu EAGLE a také technické listy komponentů použitých k sestavení adaptéru.

CONCLUSION

This thesis sums up the most common reasons leading to the counterfeiting of electronics components, the types of these counterfeit components and methods used for their detection focusing on electric testing using comparison of internal electrical characteristics of tested samples and reference sample by using SENTRY Counterfeit IC Detector. In relation to this, different types of electronics component housing were exposed to a detailed examination focused on their shape and dimensional characteristics. These characteristics affect the difficulty level to test a particular component on the above mentioned detector. As a result, appropriate adapters have to be used according to the type of package.

The main goal of this thesis is to design and construct an universal and flexible contact adapter which would be compatible with SENTRY detector. On that adapter we should be able to use and test several types of electronic component packages with the help of appropriate sockets and adapters. Such a design was created and constructed to prove its functionality in an experimental test. That test was applied on ATmega329V IC, for which we have not had an adapter compatible with SENTRY so far. The test result has approved the functionality of the designed adapter as well as its applicability in practice.

During the adapter testing, several ideas for further potential adapter modification or its accessories has came up. These could be used for further improvements of the construction, thereby increasing its application on efficiency and versatility.

This thesis includes the supplementary technical documentation necessary for the further production of the PCBs (Printed Circuit Board) using .brd format which is compatible with EAGLE software, as well as technical data sheets for the components which are a part of the adapter.²

SEZNAM POUŽITÉ LITERATURY

- [1] LOWRY, R. K.: Counterfeit Electronic Components -- An Overview. In: *Oneida Research Services, Inc.* [online]. [cit. 2015-05-19]. Dostupné z: <http://www.ors-labs.com/pdf/MASH07CounterfeitDevice.pdf>
- [2] Falešné čínské součástky ohrožují vybavení americké armády. *Ceskatelevize.cz* [online]. [cit. 2015-05-19]. Dostupné z: <http://www.ceskatelevize.cz/ct24/svet/178109-falesne-cinske-soucastky-ohrozuj-vybaveni-americke-armady/>
- [3] Rusové do sondy Fobos-Grunt koupili padělky čipů, potom jim spadla. *Novinky.cz* [online]. [cit. 2015-05-19]. Dostupné z: <http://www.novinky.cz/veda-skoly/257777-rusove-do-sondy-fobos-grunt-koupili-padelky-cipu-proto-jim-spadla.html>
- [4] CRAWFORD M. et al., *Defense Industrial Base Assesment*. In: Counterfeit Electronics, Report of U.S. Department of Commerce, Bureau of Industry and Security, Office of Technology Evaluation, January 2010.
- [5] TEHRANIPOOR, Mark. *Counterfeit integrated circuits*. Switzerland: Springer International Publishing, c2015, 269 s. ISBN 978-3-319-11823-9.
- [6] Counterfeit Electronic Component Detection. *AERI.com* [online]. [cit. 2015-05-19]. Dostupné z: <http://www.aeri.com/counterfeit-electronic-component-detection/>
- [7] O'BOYLE J. *Counterfeit ICs-the Serious Problem that Only We Can Make Go Away*. [online]. [cit. 2015-05-19]. Dostupné z: <http://www.maximintegrated.com/en/app-notes/index.mvp/id/5458>
- [8] Counterfeit Detection. *CreativeElectron.com* [online]. [cit. 2015-05-15]. Dostupné z: <http://creativeelectron.com/counterfeit-detection-solutions/>
- [9] Scanning Electron Microscope. *Semitracks.com* [online]. [cit. 2015-05-19]. Dostupné z: <http://www.semitracks.com/reference-material/failure-and-yield-analysis/failure-analysis-die-level/scanning-electron-microscope.php>
- [10] Zkoušky RoHS. *Elektrotechnický zkušební ústav* [online]. [cit. 2015-05-19]. Dostupné z: <http://ezu.cz/produkty/zkousky-rohs/>

- [11] GABRIELE. D. P. et al. *Detection and Sourcing of Counterfeit Pharmaceutical Products and Consumer Goods*. [online]. [cit. 2015-05-19]. Dostupné z: <http://www.spectroscopyonline.com/node/222182?rel=canonical>
- [12] BRANDL M. et al. *A Modular MEMS Accelerometer Concet*. [online]. [cit. 2015-05-19]. Dostupné z: http://gme.tuwien.ac.at/report_frame.php?report_id=294&lang=0&titel1=12&jahr=0&jahrmode=0&scope=1&search=&src=1&type=0
http://gme.tuwien.ac.at/report_frame.php?report_id=294&lang=0&titel1=12&jahr=0&jahrmode=0&scope=1&search=&src=1&type=0
- [13] MICZO, Alexander. *Digital logic testing and simulation*. 2nd ed. Hoboken, NJ: Wiley-Interscience, c2003, xxii, 668 s. ISBN 0471439959.
- [14] BUSHNELL, Michael L a Vishwani D AGRAWAL. *Essentials of electronic testing for digital, memory and mixed-signal VLSI circuits*. Boston: Kluwer, c2000, xviii, 690 s. ISBN 0-7923-7991-8.
- [15] JHA, N a S GUPTA. *Testing of digital systems*. 1st ed. Cambridge: Cambridge University Press, 2003, xvi, 1000 s. ISBN 0-521-77356-3.
- [16] MARTIN, Perry L. *Electronic failure analysis handbook: techniques and applications for electronic and electrical packages, components, and assemblies*. New York: McGraw-Hill, c1999, 1 sv.
- [17] HLAVIČKA, Jan. *Diagnostika a spolehlivost*. Vyd. 2. Praha: Vydavatelství ČVUT, 1998, 153 s. ISBN 8001018466.
- [18] Pouzdra integrovaných obvodů. [online]. [cit. 2015-05-19]. Dostupné z: <http://www.fi.muni.cz/usr/pelikan/ARCHIT/TEXTY/POUZDRA.HTML>
- [19] Global Standards for the Microelectronics Industry. *Jedec.org* [online]. [cit. 2015-05-19]. Dostupné z: <http://www.jedec.org/>
- [20] Dual in-line package. In: *Wikipedia, the free encyclopedia* [online]. St. Petersburg (Florida): Wikipedia Foundation, 11.12.2006, last modified on 12.04.2015 [cit. 2015-05-19]. Dostupné z: http://en.wikipedia.org/wiki/Dual_in-line_package#/media/File:R6511.jpg
- [21] An Introduction to Plastic Pin Grid Array (PPGA) Packaging. *Intel Corporation* [online]. [cit. 2015-05-19]. Dostupné z: <ftp://download.intel.com/design/mobile/applnots/24310304.pdf>

- [22] HARPER, Charles A. *Electronic materials and processes handbook*. 3rd ed. New York: McGraw-Hill, c2004, 1 sv. ISBN 0-07-140214-4.
- [23] Packaging Specification. *Microchip Technology Inc.* [online]. [cit. 2015-05-19]. Dostupné z: <http://ww1.microchip.com/downloads/en/PackagingSpec/00000049BR.pdf>]
- [24] *Digi-Key Electronics*. [online]. [cit. 2015-05-19]. Dostupné z: <http://www.digikey.com/product-detail/en/KA78L05AIDTF/KA78L05AIDTFCT-ND/3907927>
- [25] PQFP – Plastic Quad Flat Pack. *Siliconfareast.com*. [online]. [cit. 2015-05-19]. Dostupné z: <http://web.archive.org/web/20111002155915/http://www.siliconfareast.com/pqfp.htm>
- [26] QFN – Quad Flat No Leads. *Siliconfareast.com*. [online]. [cit. 2015-05-19]. Dostupné z: <http://web.archive.org/web/20111010160542/http://siliconfareast.com/qfn.htm>
- [27] PLCC – Plastic Leaded Chip Carrier. *Siliconfareast.com*. [online]. [cit. 2015-05-19]. Dostupné z: <http://web.archive.org/web/20111010160414/http://siliconfareast.com/plcc.htm>
- [28] Ball Grid Array (BGA). *Siliconfareast.com* [online]. [cit. 2015-05-19]. Dostupné z: <http://web.archive.org/web/20111005182734/http://siliconfareast.com/bga.htm>
- [29] ABI ELECTRONIC LTD. *SENTRY Counterfeit IC Detector OPERATOR'S MANUAL*. Revision 2.10. Barnsley, United Kingdom, 2012.
- [30] *ELNEC* [online]. [cit. 2015-05-19]. Dostupné z: www.elnec.com
- [31] ŠANDERA Josef. *Návrh plošných spojů pro povrchovou montáž*. Praha: Ben-Technická literatura, c2006, 272 s. ISBN 80-7300-181-0
- [32] *Waveshare Electronics* [online]. [cit. 2015-05-19]. Dostupné z: <http://www.wvshare.com/product/GP-QFN64-0.5-A.htm>

SEZNAM POUŽITÝCH SYMBOLŮ A ZKRATEK

AC	Alternating current
BGA	Ball Grid Array
CQFP	Ceramic Quad Flat Package
DC	Direct current
DIL	Dual In-line Package
DIP	Dual In-line Package
DPS	Deska plošných spojů
EMC	Elektromagnetická kompatibilita
ERC	Electrical Rule Check
FAI	Fakulta Aplikované Informatiky
HAL	Hot Air Levelling
IC	Integrated Circuit
JEDEC SSTA	Organizace schvalující technologické standardy
LQFP	Low Profile Quad Flat Package
MSOP	Micro Small Outline Package
NG	No Good
PCB	Printed Circuit Board
PGA	Pin Grid Array
PinPrint	Otisk V-A charakteristiky
PLCC	Plastic Leaded Chip Carrier
PPGA	Plastic Pin Grid Array
PQFN	Power Quad Flat No-Leads
PQFP	Plastic Quad Flat Package
QFN	Quad Flat No-Leads

QFP	Quad Flat Package
QIL	Quad In-line Package
QIP	Quad In-line Package
QSOP	Quater Small Outline
RoHS	Restricted of the use of Hazardeous Substances
SIL	Single In-line Package
SIP	Single In-line Package
SMT	Surface Mount Technology
SOIC	Small Outline Integrated Circuit
SSOP	Shrink Small Outline Package
SW	Software
THT	Through-hole Technology
TQFN	Thin Quad Flat No-Leads
TQFP	Thin Quad Flat Package
TSOP	Thin Small Outline Package
TSSOP	Thin Shrink Small Outline Package
UNI	Univerzální
V-A	Volt-Ampérová
XQFN	Extreme Thin Quad Flat No-Leads
XRF	Rentgenová Fluorescenční Spektroskopie
ZIF	Zero Insertion Force

SEZNAM OBRÁZKŮ

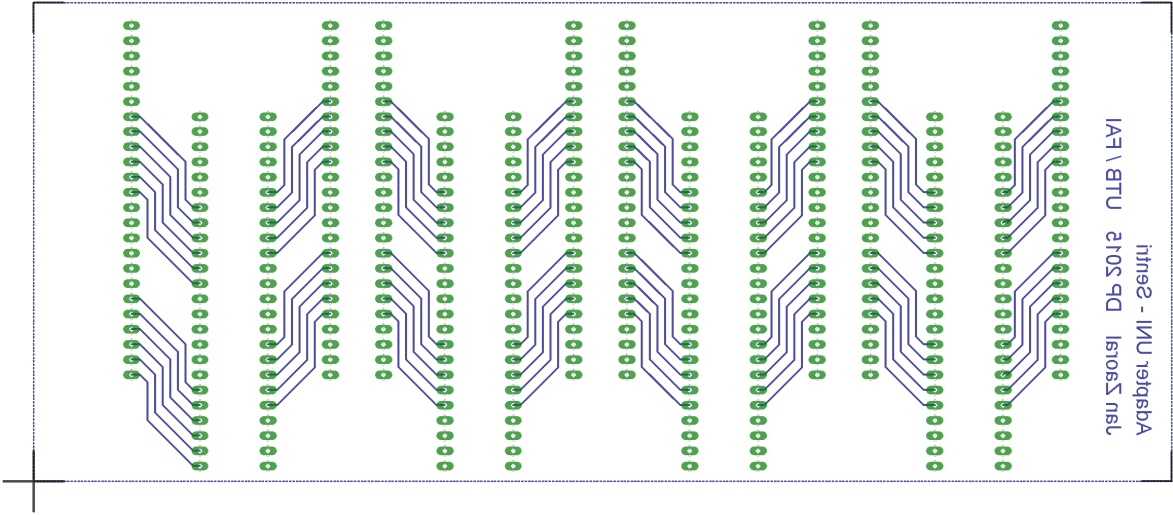
Obrázek 1 Typy padělků diskretních součástek [4]	13
Obrázek 2 Typy padělků integrovaných obvodů [4]	14
Obrázek 3 Vlevo pravá součástka, vpravo padělek [7]	15
Obrázek 4 Rozdílné značení ve vtisku originálních součástek [6]	16
Obrázek 5 Rentgenové zobrazení struktury integrovaného obvodu [8]	16
Obrázek 6 Zobrazení drátového spojení IC a el. vývodů pomocí elektronového mikroskopu (destruktivní testování) [9]	17
Obrázek 7 Příklad odhalení padělků pomocí XRF [11]	18
Obrázek 8 SOIC po odstranění pouzdra [12]	19
Obrázek 9 Příklad výstupu měření V-A charakteristiky	21
Obrázek 10 Pouzdra IO	22
Obrázek 11 Single In-Line Package [18]	23
Obrázek 12 Dual In-Line Package [18]	23
Obrázek 13 Quad I-Line Package [20]	24
Obrázek 14 PPGA Intel [21]	25
Obrázek 15 SOIC [24]	26
Obrázek 16 Plastic Quad Flat Package [25]	27
Obrázek 17 Quad Flat No-Leads [26]	27
Obrázek 18 Pouzdro PLCC jeho patice [27]	28
Obrázek 19 BGA [28]	28
Obrázek 20 Řez pouzdrem BGA [28]	28
Obrázek 21 SENTRY Counterfeit IC Detector [29]	30
Obrázek 22 Položka HARDWARE	32
Obrázek 23 Položka Library [29]	33
Obrázek 24 Component Test Report	34
Obrázek 25 Adaptér TQFP 48pin + parametry pouzdra [30]	37
Obrázek 26 Adaptér QFN 48pin + parametry pouzdra [30]	37
Obrázek 27 Adaptér PLCC 44pin + parametry pouzdra [30]	37
Obrázek 28 Adaptér SOIC 44pin + parametry pouzdra [30]	38
Obrázek 29 Adaptér BGA8 + parametry pouzdra [30]	38
Obrázek 30 Kontaktní rozhraní SENTRY	40
Obrázek 31 Kontaktní rozhraní SENTRY	40

Obrázek 32 Konstrukční třídy přesnosti [31]	42
Obrázek 33 Doporučené umístění vodičů mezi ploškami [31].....	43
Obrázek 34 Úvodní prostředí EAGLE.....	45
Obrázek 35 Editor schémat EAGLE.....	45
Obrázek 36 Editor plošného spoje EAGLE	46
Obrázek 37 DPS UNI Adaptéru – spodní strana	48
Obrázek 38 DPS UNI Adaptéru – vrchní strana.....	48
Obrázek 39 UNI Adaptér – spodní strana.....	50
Obrázek 40 UNI Adaptér – vrchní strana	51
Obrázek 41 Adaptér GP-QFN64-0.5 [32].....	52
Obrázek 42 ATmega329V [32]	52
Obrázek 43 Zapojený UNI Adaptér.....	53
Obrázek 44 Výsledek testu v automatickém referenčním módu, tolerance 3%	55

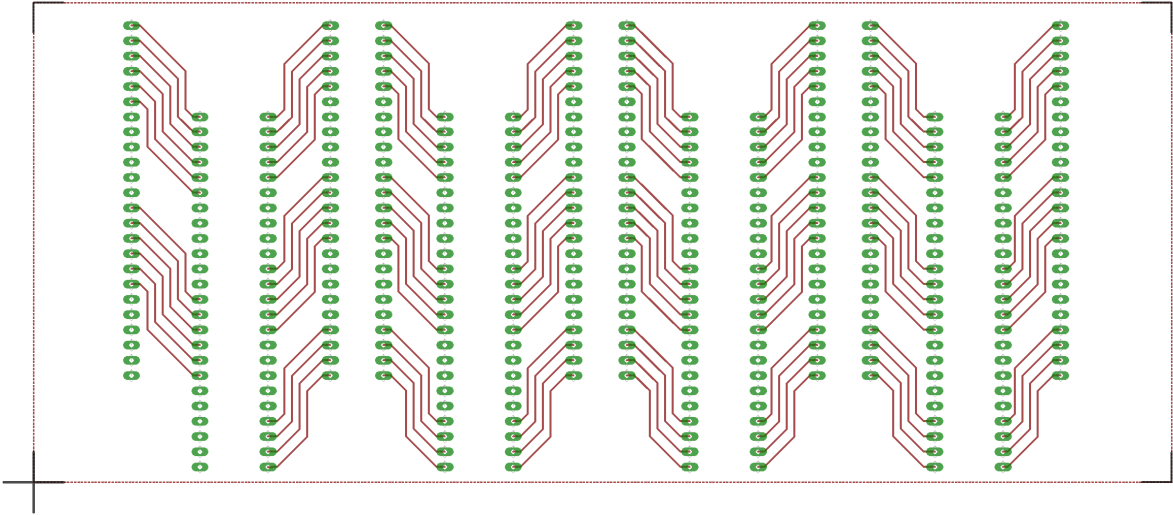
SEZNAM PŘÍLOH

Příloha I	Návrh spodní DPS UNI Adaptéru
Příloha II	Návrh vrchní DPS UNI Adaptéru 1
Příloha III	Návrh vrchní DPS UNI Adaptéru 2

PŘÍLOHA I: NÁVRH SPODNÍ DPS UNI ADAPTÉRU

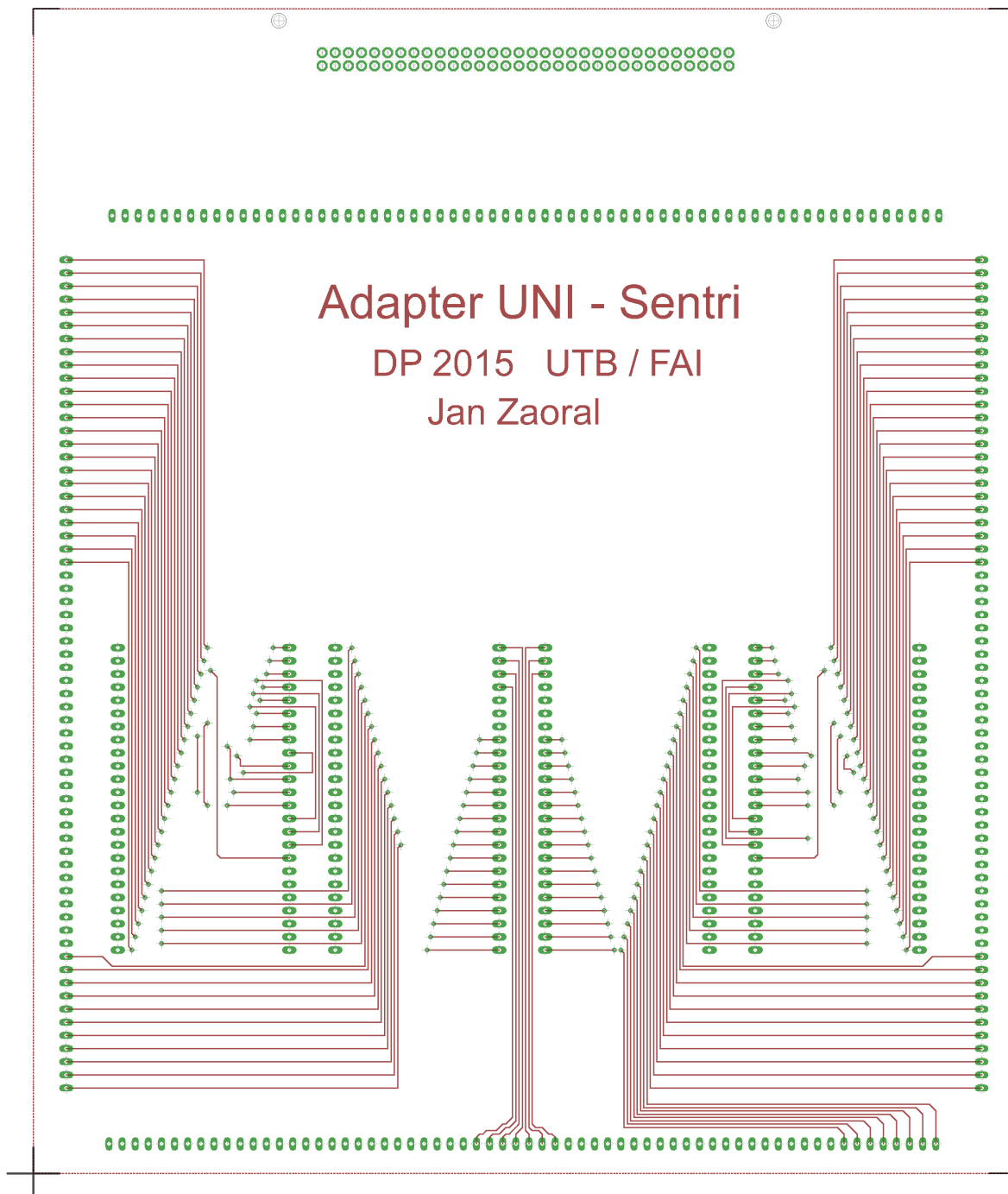


Spodní strana DPS



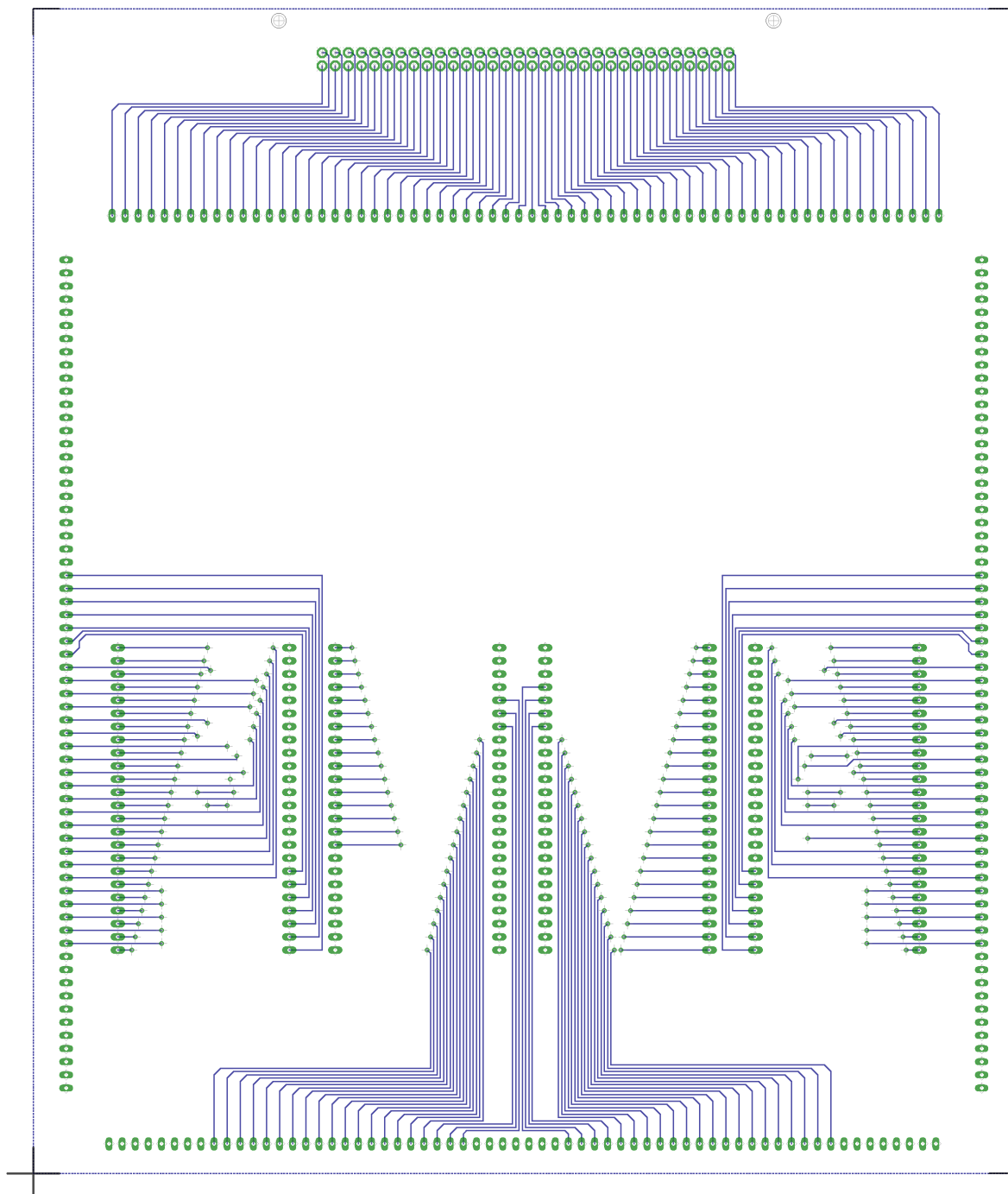
Vrchní strana DPS

PŘÍLOHA II: NÁVRH VRCHNÍ DPS UNI ADAPTÉRU 1



Vrchní strana DPS

PŘÍLOHA III: NÁVRH VRCHNÍ DESKA UNI ADAPTÉRU 2



Spodní strana DPS